



"El saber de mis hijos
hará mi grandeza"

UNIVERSIDAD DE SONORA

División de Ciencias Exactas y Naturales

Departamento de Investigación en Física

Diseño y Desarrollo de un Pixel Activo Orgánico

Tesis

Que para obtener el grado de

Maestro en Ciencias (Física)

Presenta:

Gerardo Gutiérrez Heredia

Hermosillo, Sonora, México

Marzo de 2010

Universidad de Sonora

Repositorio Institucional UNISON



"El saber de mis hijos
hará mi grandeza"



Excepto si se señala otra cosa, la licencia del ítem se describe como openAccess

Con mucho amor y cariño dedico este trabajo a mis padres

Gerardo Gutiérrez Flores

y

Teresita Heredia Córdova

Agradecimientos

Al Consejo Nacional de Ciencia y Tecnología (CONACYT) por haberme apoyado con el financiamiento de los cursos de maestría, apoyo de soporte económico (beca) durante los cursos obligatorios de maestría y el apoyo de beca mixta durante mi estancia anual en el extranjero (University of Texas at Dallas, USA).

Al Dr. Luis A. González L. por su apoyo y dirección de este trabajo de tesis. Al Dr. Dainet Berman M. y al Dr. Manuel A. Quevedo L. por sus aportaciones como asesores en este trabajo. A mi director y asesores, les agradezco, todo el apoyo, conocimiento, oportunidad y paciencia que me brindaron para la conclusión de este trabajo de tesis.

Al Dr. Manuel A. Quevedo L., al Dr. Bruce Gnade y su grupo de trabajo, y a la University of Texas at Dallas por la invitación que me brindaron de colaboración.

A todas las personas que conocí en mi estancia en Dallas, Tx. que de alguna forma me brindaron su apoyo y amistad. Dr. R. Ramírez, Dr. L. A. García, Erika F., Karla, Anita, Daniela, Isabel, Leo, Gabriel, Israel, Abraham “Nava”, Adrian A., Rodolfo R., Rodrigo O., Víctor, Lázaro, Mike P., Unnat B., Duo, Max, Suresh y Rohid.

A la Universidad de Sonora, a todos los Doctores y personal académico que me apoyo e hizo posible este trabajo y la obtención de mi grado. A mis compañeros de Maestría Ma. Inés T., Lázaro F., Darío, Patricio, Horacio P., Temis, Ramón y René. A la División de Ciencias Exactas y Naturales y al Departamento de Investigación en Física por los apoyos que hicieron posible la participación en congresos.

A todos mis amigos de vida, a los cuales algunos menciono desde mi tesis de ingeniería. Amigos desde la preparatoria, carrera, vagancia... gracias por su amistad y tiempo juntos.

A toda mi familia, a mi abuela chata, mis papas, hermanos, primos, tíos y a mi hermosa sobrina Ruth Adriana. A todos ellos que fueron y son, mi apoyo y mi motivación para seguir adelante. Siempre los llevo conmigo.

M. Janneth Rivera, toda esta etapa de mi vida me fue posible concluirla a tu lado y gracias a ti. Muchas gracias por tu amor, cariño, paciencia, consejos y comprensión. Nunca lo olvidare.

Espero no olvidar a nadie y de ser así mis más sinceras disculpas. Todos ustedes hicieron posible este trabajo. Muchas Gracias.

Índice

Índice.....	i
Índice de Figuras.....	iii
Glosario de Términos.....	vii
Capítulo 1	
Introducción.....	1
Capítulo 2	
Marco Teórico.....	3
2.1 Semiconductores Orgánicos.....	3
2.1.1 Transporte de Carga.....	4
2.1.2 Pentaceno.....	9
2.2 Diodo Emisor de Luz Orgánico.....	11
2.2.1 Principios de Operación de un OLED.....	10
2.2.2 Estructuras de un OLED.....	11
2.3 Transistores de Películas Delgadas Orgánicos.....	12
2.3.1 Capacitor MIS.....	14
2.3.2 Regiones de Operación del OTFT.....	15
2.3.3 TFT Basados en Pentaceno.....	16
2.3.4 Extracción de Parámetros de los OTFT.....	16
2.3.5 Resistencia de Contacto.....	18
2.4 Capacitor MIM.....	19
2.4.1 Perileno como Dieléctrico en Dispositivos.....	21

Capítulo 3

Diseño y Desarrollo de la Matriz de Píxeles Orgánicos Activos.....	23
3.1 Principio de Operación del Pixel Activo.....	23
3.2 Requerimientos de Diseño del OLED.....	25
3.3 Requerimientos de Diseño de los OTFTs.....	27
3.4 Requerimientos de los Capacitores.....	29
3.5 Proceso y Desarrollo del Pixel.....	31
3.5.1 Diseño de la Estructura del Pixel.....	31
3.5.2 Proceso y Sección Transversal del Pixel.....	33

Capítulo 4

Resultados y Conclusiones.....	36
4.1 Circuito del Pixel Activo con 150 nm de Perileno como Dieléctrico.....	36
4.2 Circuito del Pixel Activo con 300 nm de Perileno como Dieléctrico.....	42
4.3 Circuito del Pixel Activo con 140 nm de Perileno y 30 nm de Al ₂ O ₃ como Dieléctrico.....	46
4.4 Pixel Activo Orgánico.....	51

Capítulo 5

Conclusiones.....	55
Apéndice A.....	57
Apéndice B.....	63
Apéndice C.....	69
Presentaciones y Trabajos.....	71
Referencias Bibliográficas.....	72

Índice de Figuras

Figura 2.1.1. Hibridaciones (a) sp^3 y (b) sp^2p_z de un semiconductor orgánico.....	4
Figura 2.1.2. a) Estructura química del Benceno. b) Enlaces deslocalizados en el Benceno. c) y d) Representaciones de estructuras químicas del Benceno.....	6
Figura 2.1.3. Estructura química del PPV.....	6
Figura 2.1.4. Modelo de bandas de energía del PPV.....	7
Figura 2.1.5. Estructura química del pentaceno.....	9
Figura 2.1.6. Acomodo de moléculas de pentaceno sobre una superficie (a) hidrofílica e (b) hidrofóbica.....	10
Figura 2.2. Estructuras de un OLED de cuatro o más capas semiconductoras donde las capas PTE y PTH también son PE.....	12
Figura 2.3.1. Estructura de un MOSFET y OTFT.....	13
Figura 2.3.2 Obtención del V_{TH} en la curva $I_{DS}^{1/2}-V_{GS}$	17
Figura 2.3.3. Alineación de los niveles de energía entre el Oro y el pentaceno.....	18
Figura 2.4.1. Sección transversal de la estructura del capacitor MIM.....	19
Figura 2.4.2. Estructuras químicas del perileno tipo (a) N, (b) C y (c) D.....	21
Figura 3.1. Esquema eléctrico del pixel activo.....	23
Figura 3.2.1. Sección transversal de la estructura del OLED.....	24
Figura 3.2.2. Densidad de Corriente-Voltaje-Luminiscencia del OLED.....	25
Figura 3.2.3. Región de operación propuesta de Densidad de Corriente-Voltaje-Luminiscencia del OLED superior a las 200 cd/cm^2	25

Figura 3.3.1. Familia de curvas $I_{DS}-V_{DS}$ de un OTFT de 500 μm de largo y 5 μm de ancho del canal.....	27
Figura 3.2.2. La curva $I_{DS}-V_{GS}$ del mismo OTFT de de 500 μm de largo y 5 μm de ancho del canal.....	27
Figura 3.3.3. Imagen óptica de uno de los OTFT de prueba.....	28
Figura 3.3 Sección transversal de la unión capacitor MIM-OTFT _{DRIVER}	29
Figura 3.5.1. Imagen del diseño del pixel activo hecho en L-Edit.....	31
Figura 3.5.2. Imagen del diseño de la matriz activa hecho en L-Edit.....	31
Figura 3.5.2. Sección transversal del proceso de depósito del pixel activo. Solo el OTFT _{DRIVER} y ánodo del OLED son mostrados en esta imagen.....	33
Figura 4.1.1. Familia de curvas $I_{DS}-V_{DS}$ de (a) OTFT _{DRIVER} y (b) OTFT _{SELECTION} de los transistores con 150 nm de perileno de dieléctrico de compuerta.....	37
Figura 4.1.2. Curvas $I_{DS}^{1/2}-V_{GS}$ y $I_{DS}-V_{GS}$ de (a) OTFT _{DRIVER} y (b) OTFT _{SELECTION} de los transistores con 150 nm de perileno de dieléctrico de compuerta.....	38
Figura 4.1.3. Capacitancia del capacitor de 150 nm de perileno.....	39
Figura 4.1.4. Corriente de fuga del capacitor de 150 nm de perileno que se encuentra aislado del pixel activo.....	40
Figura 4.1.5. Corriente de fuga del capacitor de 150 nm de perileno que se encuentra dentro del pixel activo.....	41
Figura 4.2.1. Capacitancia total del capacitor de 300 nm de perileno.....	42
Figura 4.2.2. Corriente de fuga del capacitor de 300 nm de perileno.....	43
Figura 4.2.3. Familia de curvas $I_{DS}-V_{DS}$ de (a) OTFT _{DRIVER} y (b) OTFT _{SELECTION} de los transistores con 300 nm de perileno de dieléctrico de compuerta.....	44

Figura 4.2.4. Curvas $I_{DS}^{1/2}-V_{GS}$ y $I_{DS}-V_{GS}$ de (a) OTFT _{DRIVER} y (b) OTFT _{SELECTION} de los transistores con 300 nm de perileno de dieléctrico de compuerta.....	45
Figura 4.3.1. Capacitancia total del capacitor de perileno-Al ₂ O ₃	47
Figura 4.3.2. Corriente de fuga del capacitor de perileno-Al ₂ O ₃ (140/30 nm).....	48
Figura 4.3.3. Familia de curvas $I_{DS}-V_{DS}$ de (a) OTFT _{DRIVER} y (b) OTFT _{SELECTION} de los transistores con perileno-Al ₂ O ₃ de dieléctrico de compuerta.....	49
Figura 4.3.4. Curvas $I_{DS}^{1/2}-V_{GS}$ y $I_{DS}-V_{GS}$ de (a) OTFT _{DRIVER} y (b) OTFT _{SELECTION} de los transistores con perileno-Al ₂ O ₃ de dieléctrico de compuerta.....	50
Figura 4.4.1. Imagen óptica del pixel activo terminado, previo al depósito del OLED.....	51
Figura 4.4.2. Imagen óptica de (a) OTFT _{SELECTION} (b) OTFT _{DRIVER}	52
Figura 4.4.3. Imagen óptica de la interconexión de los pixeles.....	52
Figura 4.4.4. Pixel activo orgánico previo al depósito del OLED sobre sustrato de vidrio.....	53
Figura 4.4.5. Pixel activo orgánico previo al depósito del OLED sobre sustrato de PEN.....	53
Figura 4.4.6. Imagen del encendido de un pixel a través de la matriz activa en la obscuridad.....	54
Figura A.1. Área del ánodo del OLED (diseño).....	56
Figura A.2. Contacto inferior (diseño). Placa inferior del Capacitor, Compuerta del OTFT _{DRIVER} y OTFT _{SELECTION} ; y Línea de Selección.....	57
Figura A.3. Contacto de compuerta del OTFT _{DRIVER} (diseño). Máscara invertida.....	58
Figura A.4. Contacto superior (diseño). Líneas de fuente de corriente y de datos, S-D de los OTFTs.....	59
Figura A.5. Semiconductor de los OTFTs (diseño).....	60

Figura A.6. Encapsulación de los dispositivos (diseño). Máscara invertida.....	61
Figura A.7. Diseño completo de las máscaras de la matriz de pixeles activos.....	62
Figura B.1. Ánodo del OLED.....	64
Figura B.2. Compuerta de los transistores.....	64
Figura B.3. Dielectrico de los transistores y capacitores del pixel activo.....	65
Figura B.4. S-D de los transistores.....	66
Figura B.5. Semiconductor de los transistores.....	67
Figura B.6. Encapsulado del pixel activo.....	68
Figura C.1. Proceso de la herramienta de depósito de perileno.....	70

Glosario de Términos

- **μ** Movilidad.
- **ALD** Depósito por Capa Atómica (Atomic Layer Deposition).
- **AMOLED** Matriz Activa de OLEDs (Active Matrix OLED).
- **a-Si** Silicio Amorfo (Amorphous-Silicon).
- **Cl** Cloro.
- **CVD** Depósito por Vapor Químico (Chemical Vapor Deposition).
- **E-Beam** Depósito por Rayo de Electrones (Electron-Beam).
- **FET** Transistor de Efecto de Campo (Field Effect Transistor).
- **H** Hidrogeno.
- **HCl** Acido Clorhídrico.
- **HF** Acido Fluorhídrico.
- **HOMO** Orbital Molecular más Alto Ocupado. (Highest Occupied Molecular Orbital).
- **IDS** Corriente eléctrica entre los electrodos drenador-fuente (S-D).
- **IPA** Alcohol Isopropílico (Isopropyl Alcohol).
- **ITO** Oxido de Estaño e Indio (Indium Tin Oxide).
- **K** Constante Dieléctrica.
- **L** Longitud del canal del transistor.
- **LED** Diodo Emisor de Luz (Light Emitting Diode).
- **LUMO** Orbital Molecular más Bajo Desocupado (Lowest Unoccupied Molecular Orbital).
- **MIM** Metal-Aislante-Metal (Metal-Insulator-Metal).
- **MIS** Metal-Aislante-Semiconductor (Metal-Insulator-Semiconductor).
- **MOSFET** FET de Metal-Oxido-Semiconductor (Metal-Oxide-Semiconductor FET).
- **OLED** LED Orgánico (Organic LED).
- **OTFT** TFT Orgánico. (Organic TFT).
- **OVPD** Depósito por Fase de Vapor Orgánico. (Organic Vapor Phase Deposit).
- **PDA** Asistente Digital Personal (Personal Digital Assistant).
- **PE** Película Emisora.

- **PEN** Poli Etilén Naftalato.
- **PET** Poli Etilén Tereftalato.
- **PMMA** Polimetilmetracrilato (Poly Methyl Metracrylate).
- **PPV** Poli Fenileno Vinileno (Poly Phenylene vinylene).
- **PTE** Película de Transporte de Electrones.
- **PTH** Película de Transporte de Huecos.
- **RF** Radio Frecuencia.
- **RIE** Remoción por Reacción de Iones (Reactive-Ion Etching).
- **S-D** Contactos Fuente-Drenador del transistor (Source-Drain).
- **TFT** Transistor de Película Delgada (Thin Film Transistor).
- **ULSI** Integración de Ultra Gran Escala (Ultra Large Scale Integration).
- **UTD** Universidad de Texas, Dallas (University of Texas at Dallas).
- **UV** Ultra Violeta.
- **VDS** Diferencia de Potencial entre Drenador-Fuente.
- **VGS** Diferencia de Potencial entre Compuerta-Fuente.
- **VLSI** Integración de Gran Escala (Very Large Scale Integration).
- **VTH** Voltaje de Umbral (Threshold Voltage).
- **W** Ancho del canal del transistor (width).

Capítulo 1

Introducción

La investigación en el desarrollo de dispositivos electrónicos sobre sustratos flexibles y transparentes se ha incrementado en los últimos años debido a las aplicaciones que estos presentan. Los procesos de estos dispositivos son compatibles con los depósitos de películas delgadas a bajas temperaturas. Un caso específico, son los dispositivos electrónicos formados por semiconductores orgánicos, cuyo depósito de películas delgadas se realiza a temperaturas mucho más bajas que las empleadas en los procesos utilizados para el silicio. Así, el depósito de estas películas sobre sustratos flexibles como el Poli (etilén naftalato) también conocido como PEN o el Poli (etilén tereftalato) también conocido como PET puede realizarse de manera conveniente.

Una de las aplicaciones más atractivas que presenta la electrónica orgánica sobre sustratos flexibles son las matrices activas de diodos emisores de luz orgánicos (AMOLED) debido a que utiliza las ventajas de bajas temperaturas de procesamiento, lo cual reduce considerablemente los precios de manufactura. Las características que presentan los AMOLED como transparencia, su implementación en áreas grandes, reducción de peso y flexibilidad; son de gran interés para el desarrollo de futuras aplicaciones tales como revistas electrónicas, PDAs, celulares, tarjetas-RF, celdas solares, aplicaciones biomédicas, sensores y computadoras portátiles.

En la actualidad se continúa estudiando y buscando nuevos procesos de fabricación para la mejora de los dispositivos sobre sustratos flexibles. Estos estudios se centran básicamente en mejorar, la eficiencia de consumo de potencia, luminiscencia (en diodos emisores de luz orgánicos (OLED de “Organic Light Emitting Diode”), la movilidad de transistores de películas delgadas (TFT de “Thin Film Transistor”) y las barreras de permeación que protejan y/o encapsulen los dispositivos. Así mismo, se estudia la compatibilidad de procesos de depósito de los diferentes dispositivos para crear un sistema electrónico sobre un solo sustrato.

En este trabajo nos ha motivado el estudio de la compatibilidad de los procesos para fabricar OLEDs y TFTs con material orgánico sobre un solo sustrato, con el propósito de que esta experiencia sirva para desarrollar aplicaciones de sistemas para despliegue de información.

El trabajo de diseño e implementaciones experimentales de esta tesis fueron realizados en las instalaciones del Departamento de Ingeniería y Ciencias de los materiales de la Universidad de Texas en Dallas. Específicamente, en este trabajo se muestra el estudio, diseño y los procesos utilizados para el desarrollo de un pixel activo orgánico formado por transistores de películas delgadas basados en pentaceno ($C_{22}H_{14}$) que direccionan un arreglo de OLEDs.

Como otra contribución original de este trabajo se presenta una propuesta para reducir el impacto de corrientes de fuga en los transistores, al emplear como dieléctrico una bicapa formada por perileno-alúmina (polyparaxylene- Al_2O_3).

Es importante hacer notar que el desarrollo y/o caracterización de un OLED no es el motivo principal de este trabajo. Sin embargo, se tomó en cuenta la experiencia previa que el grupo de colaboración de la Universidad de Texas tenía en la creación de OLEDs. Por esta razón se consideraron los requerimientos del OLED (consumo de potencia eléctrica), el estudio del proceso de depósito de los materiales y la compatibilidad de los procesos para que los OLEDs y los circuitos de direccionamiento se integraran en un solo sustrato.

Capítulo 2

Marco Teórico

En este capítulo se describe la base teórica que involucra una breve descripción de las propiedades de los materiales semiconductores orgánicos empleados, el modelo de transporte de cargas y su relación con la teoría de bandas de energía. De igual forma se presenta la compatibilidad de los materiales semiconductores, dieléctricos y metales para lograr una operación adecuada de los dispositivos. Aquí también se presenta una descripción y extracción de los parámetros que deben considerarse para el diseño de los dispositivos (OLEDs, OTFTs y Capacitores) que se emplean en la creación de los pixeles activos.

2.1 Semiconductores Orgánicos

En 1950 el científico A. Bernanose, fue la primera persona en observar el fenómeno de electroluminiscencia en materiales orgánicos al aplicar un campo de alto voltaje en corriente alterna a una película delgada orgánica. Las propiedades eléctricas que presentaban estos materiales dieron origen a muchos estudios y descubrimientos en semiconductores orgánicos [1]. Algunas de las características ofrecidas por estos materiales son su bajo costo, fácil procesamiento, transparencia y compatibilidad con sustratos de materiales flexibles. Para el desarrollo de dispositivos electrónicos orgánicos, se utilizan polímeros y oligómeros basados en carbono tales como el poly 3-hexyltiofeno y el pentaceno en combinación con las propiedades aislantes de los materiales dieléctricos [2].

Además de sus propiedades eléctricas, los semiconductores orgánicos son materiales intrínsecos capaces de realizar la emisión y absorción de luz. De tal manera que en la actualidad son empleados en el desarrollo de aplicaciones tales como diodos emisores de luz (Light Emitting Diode o LED), celdas solares y transistores. Dada la manera de operar de los portadores de carga en un semiconductor orgánico (la cual se explica en la siguiente sección), se dice que su funcionamiento se basa en el transporte de carga [1,2].

2.1.1 Transporte de Carga

El elemento Carbono, a diferencia de los demás elementos de la tabla periódica de la columna IV; presenta una forma de encontrarse en los materiales bajo tres diferentes configuraciones de hibridación llamadas: sp , sp^2 y sp^3 . Entre estas configuraciones electrónicas de los polímeros y oligómeros se encuentran los denominados materiales saturados y materiales conjugados. En la figura 2.1.1 (a) se muestra una hibridación de un material orgánico saturado con la configuración sp^3 , y en la figura 2.1.1 (b) se muestra una hibridación de un material orgánico conjugado con la configuración sp^2p_z [2].

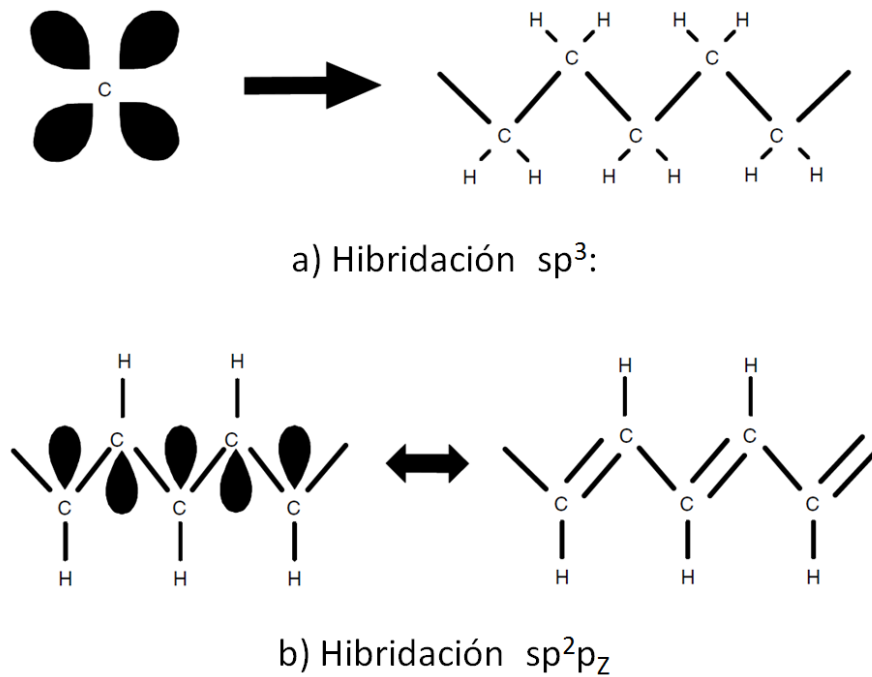


Figura 2.1.1. Hibridaciones (a) sp^3 y (b) sp^2p_z de un semiconductor orgánico.

Los plásticos se forman de carbono utilizando la configuración sp^3 , en donde el átomo de carbono se encuentra unido a sus vecinos por un fuerte enlace sigma o σ (σ -bonds). Dada la fuerza de los enlaces σ , la distancia entre los niveles de energía del enlace y el anti-enlace (también llamados *highest occupied and lowest unoccupied molecular*

orbital” o *HOMO* y *LUMO*) es grande, por lo que se obtiene un plástico transparente a la luz visible y se comporta como un material eléctricamente aislante [2].

Los materiales semiconductores orgánicos, también llamados materiales orgánicos *conjugados*, utilizan la hibridación del carbono sp^2 . En esta configuración el carbono se encuentra unido a sus vecinos por medio de tres enlaces σ , hechos por la hibridación de los orbitales $2s$, $2p_x$ y $2p_y$, y un electrón sin par (electrón π) que pertenece al orbital $2p_z$ el cual forma un enlace pi o π (π -bonds) por sobreposición u *overlap* (a diferencia del enlace σ) con un átomo vecino. A la banda formada se le denomina banda π deslocalizada. Dado que los enlaces π son más débiles que los enlaces σ , la distancia entre los orbitales de enlace y anti-enlace es reducida, obteniendo un material capaz de absorber luz visible y de comportarse eléctricamente como un semiconductor [2].

Comúnmente, en las moléculas en que se encuentra el benceno, los orbitales π se vuelven des-localizados formando un sistema π a lo largo de la molécula. Los enlaces π deslocalizados en una cadena de átomos de carbono forman un sistema electrónico de una dimensión, resultando una banda unidimensional. Esta banda puede ser vista como un semiconductor unidimensional con una banda de valencia llena (*HOMO*) y una banda de conducción vacía (*LUMO*) [2]. En la figura 2.1.2 a) se muestra la estructura química del benceno también conocido por su formula desarrollada como C_6H_6 . En la figura b) se muestra los orbitales del sistema π mientras que en la figuras c) y en d) se muestra las formas de la representación del benceno en las estructuras químicas.

El número de bandas π se determina por el número de átomos dentro de la unidad repetida, por ejemplo, en el caso del Poly para-phenylene vinileno (PPV) como muestra la figura 2.1.3, la unidad que se repite contiene ocho carbonos por lo que la banda π se divide en ocho sub-bandas. Cada sub-banda puede retener dos electrones por átomo, por lo que cuatro sub-bandas π con la energía más baja se encuentran llenas y cuatro sub-bandas π^* con el nivel de energía más baja están vacías. La diferencia entre las energías de la sub-banda π mas alta ocupada y la sub-banda π^* más baja desocupada, define la banda prohibida de energía $\pi^*-\pi E_g$ [1,2].

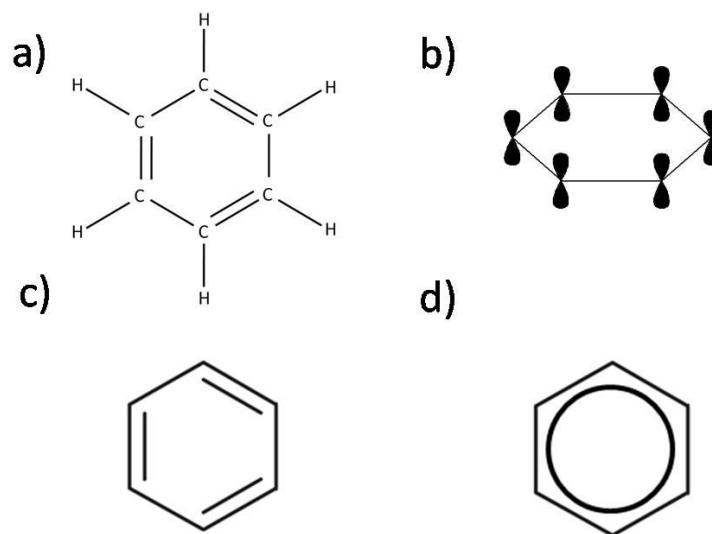


Figura 2.1.2. a) Estructura química del Benceno. b) Enlaces deslocalizados en el Benceno. c) y d) Representaciones de estructuras químicas del Benceno.

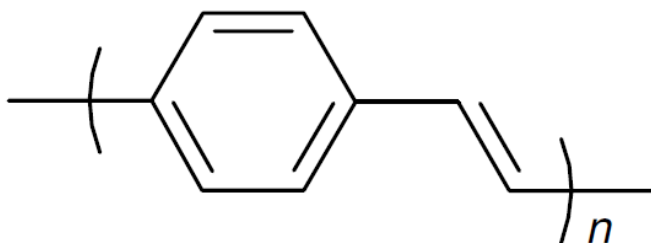


Figura 2.1.3. Estructura química del PPV.

En la figura 2.1.4 se muestra un modelo de la concentración de portadores de carga ($\leq 10^{14}/\text{cm}^3$) de una película de PPV sin dopaje. Bajo un campo eléctrico lineal, los electrones son inyectados desde el cátodo (función de trabajo baja requerida para obtener un mejor acoplamiento con el nivel de energía LUMO) en la banda π^* (banda de conducción) del material orgánico electroluminiscente, mientras que los huecos son

inyectados desde el ánodo (función de trabajo alta requerida para obtener un acoplamiento con el nivel de energía del HOMO) a través de la banda π (banda de valencia) [1].

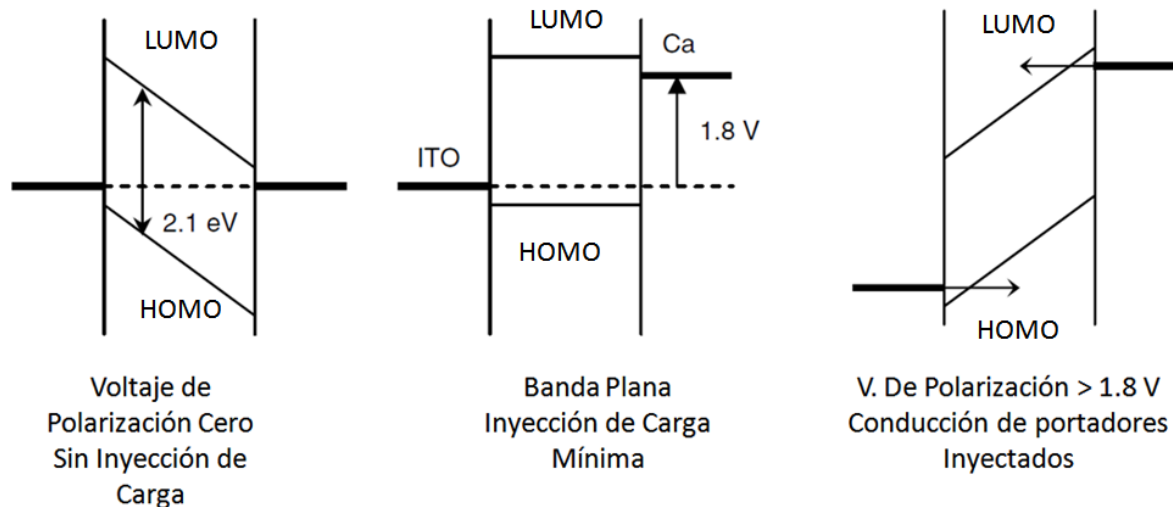


Figura 2.1.4. Modelo de bandas de energía del PPV.

Como se puede observar, en los materiales orgánicos moleculares, las fuerzas intermoleculares son débiles. Las energías de enlace son considerablemente más bajas que en los que se encuentran en los enlaces iónicos y covalentes de los semiconductores inorgánicos [3,4]. Por esta razón, el mecanismo de carga es fundamentalmente diferente. Las interacciones débiles de Van der Waals dan como resultado un pequeño ancho de banda electrónico, fuerte interacción electrón-red, y formación de polarones (cuasi-partículas asociadas a una carga con un campo eléctrico asociado). Por ejemplo, algunos cálculos realizados en cristales moleculares orgánicos que están libres de defectos, resultan en anchos de banda del orden de 0.1-0.5eV [5-8]. Esto es menor que un orden de magnitud del ancho de banda del silicio [9]. Los anchos de banda reducidos reflejan bajas movilidades de portadores de carga (10^{-5} - 10 cm²/Vs [10-13] para los semiconductores orgánicos, comparados con 50-500 cm²/Vs para el silicio [14]), y fuertes interacciones entre portadores de carga libres y la red molecular. Esta interacción facilita la localización de los portadores de carga y una fuerte reducción de los anchos de banda, y de este modo se espera que las propiedades de transporte sean crucialmente afectadas.

Por otro lado, se sabe que la movilidad μ de los portadores de carga se refleja de la velocidad de arrastre de las cargas en la red molecular, de modo que esta es influenciada por todas las interacciones que encuentra. De manera que

$$\mu = \frac{v_d}{E} \quad (2.1.1)$$

donde v_d es la velocidad de arrastre y E el campo eléctrico.

La dispersión por defectos, impurezas y fonones (vibraciones de la red) reducirá la velocidad de arrastre de las cargas, así como la movilidad electrónica. La conductividad σ del material esta dado por la densidad de portadores de carga n y la movilidad de portadores de carga μ .

$$\sigma = ne\mu \quad (2.1.2)$$

Donde e es la carga del electrón. La movilidad es influenciada por los eventos de dispersión, de manera que

$$\mu = \frac{e\tau}{m^*} \quad (2.1.3)$$

donde τ es el tiempo entre dos eventos consecutivos de dispersión y m^* es la masa efectiva. La ecuación anterior nos provee una relación directa entre la morfología de los materiales y sus movilidades. El valor de la movilidad afecta directamente en el desempeño del material en los dispositivos, de tal forma que se le relaciona con la velocidad de conmutación en los dispositivos. En los últimos años se ha realizado un mejoramiento en el control y entendimiento de los mecanismos de transporte en los materiales orgánicos, a nivel molecular, junto con el conocimiento de la influencia de los factores intrínsecos y extrínsecos resultando en un mejor desempeño. De manera que se ha logrado incrementar la movilidad hasta 5 órdenes de magnitud, alcanzando el valor del silicio amorfo [14]. Esto es de gran importancia para las aplicaciones como la que se desarrolló en este trabajo de tesis.

2.1.2 Pentaceno

Además de los oligómeros conjugados, muchos estudios se le han realizado al pentaceno el cual pertenece a la familia de los poliacenos, los cuales son hidrocarburos aromáticos policíclicos formados por anillos de benceno [15]. En la figura 2.1.5 se muestra la estructura química del pentaceno.

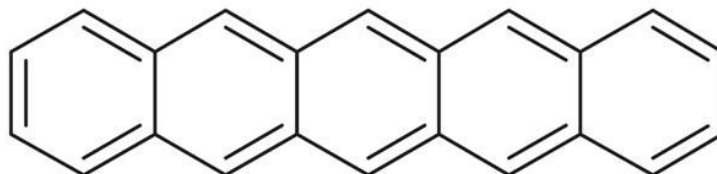


Figura 2.1.5. Estructura química del pentaceno.

El pentaceno se ha depositado como película delgada mediante varios métodos entre los que se encuentran la evaporación térmica y depósito por laser-pulsado para desarrollar TFTs basados en material orgánico. Las movilidades obtenidas por los TFTs varían dependiendo de la cantidad de impurezas en el material. Los valores de movilidad obtenidos varían en el orden de $2 \times 10^{-3} \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ hasta $1.5\text{cm}^2\text{V}^{-1}\text{s}^{-1}$. La movilidad más alta se ha obtenido por medio del calentamiento del substrato mientras se lleva a cabo el depósito de la película delgada [15].

Los resultados de los estudios del pentaceno, muestran que es una molécula de interés altamente potencial dada su tendencia a depositarse de manera perpendicular y paralelas a otras moléculas en ciertos substratos, para lograr una alta movilidad de portadores [15].

Una de las características que han sido reportadas como requeridas en el estudio del pentaceno para la creación de dispositivos, es la unión o interfaz que forman el dieléctrico-pentaceno. Para obtener un buen crecimiento del pentaceno es necesario tener una superficie hidrofóbica que permita el depósito de este material en forma perpendicular y mejore la movilidad del semiconductor. Entre algunos de los materiales dieléctricos utilizados sobre los que se ha depositado pentaceno son el PMMA (Polimetilmetracrilato) [16] y perileno [17].

En la figura 2.1.6 (a) se muestra como las moléculas de pentaceno al ser evaporadas sobre una superficie hidrofílica se acomodan de manera descontrolada. Por otro lado, En la figura 2.1.6 (b) se observa una superficie hidrofóbica en donde las moléculas de pentaceno son repelidas de la superficie, excepto en una orientación molecular que provoca que solo hagan el mínimo contacto con la superficie. De esta manera se tiene una película uniforme de las moléculas de pentaceno sobre el dieléctrico.

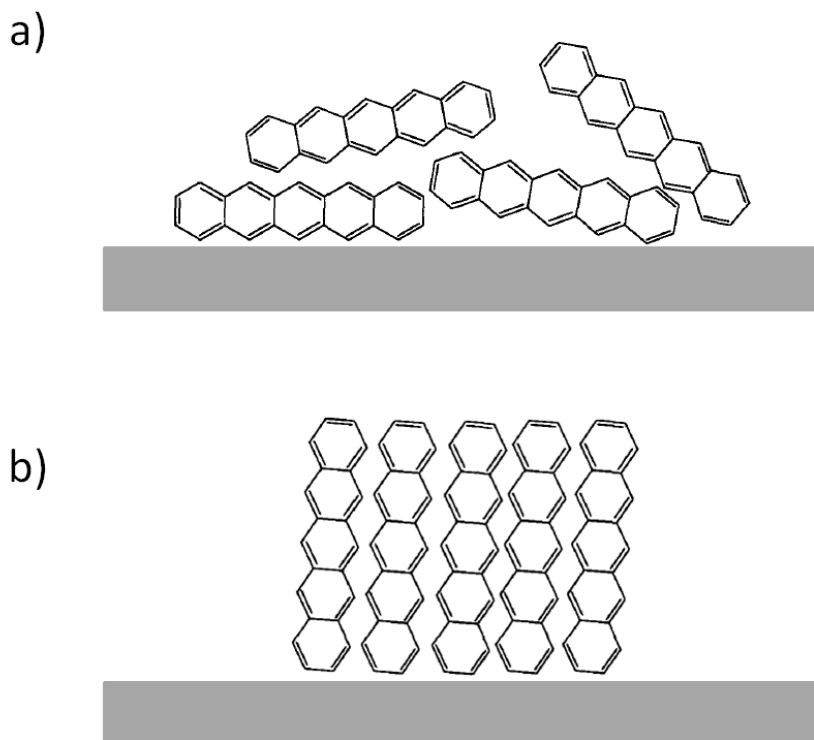


Figura 2.1.6. Acomodo de moléculas de pentaceno sobre una superficie (a) hidrofílica e (b) hidrofóbica.

2.2 Diodos Emisores de Luz Orgánicos

Los primeros LEDs desarrollados con materiales inorgánicos, sustituyeron las lámparas utilizadas convencionalmente como indicadores o dispositivos de iluminación, dado que presentaban mejores características en cuanto a potencia eléctrica de consumo y tiempo de vida [18,19]. El uso de materiales orgánicos en LEDs presenta la posibilidad del uso de grandes áreas de depósito, así como el uso de sustratos flexibles para desarrollar pantallas con AMOLEDs [20-25].

2.2.1 Principio de Operación de un OLED

Existen ciertos diodos o dispositivos semiconductores de unión p-n capaces de emitir luz. El funcionamiento de los OLEDs al igual que los diodos emisores de luz convencionales, se realiza bajo las condiciones de una polarización directa entre el cátodo y el ánodo del dispositivo. Este es capaz de emitir una radiación ultravioleta, visible o infrarroja del espectro electromagnético. En los OLEDs se genera un excitón (par electrón-hueco excitado) en el material orgánico [1,18-20]. De manera que la luz se genera a través de la recombinación radiativa de los electrones y huecos y es emitida a través de un electrodo que generalmente es transparente. Así, dos procesos distintos pero igualmente importantes gobiernan la operación del dispositivo: Transporte de carga y recombinación. El color de la luz emitida se sintoniza por el ancho de la banda prohibida del material activo que se emplea. Para la fabricación de OLEDs se han empleado diversas estructuras, como se ilustran en la siguiente sección.

2.2.2 Estructuras de un OLED

Varias configuraciones de las estructuras utilizadas por un OLED se han desarrollado para obtener mejores características ópticas, eléctricas, etc. Algunas de las optimizaciones obtenidas por las diferentes estructuras utilizadas por los OLEDs son la brillantez, colores más definidos, reducción de consumo de potencia eléctrica, etc. [1,20].

Los primeros OLEDs desarrollados estaban formados por una capa semiconductoras la cual consistía en una película emisora de luz (PE). Posteriormente se desarrollaron OLEDs de dos capas semiconductoras de las cuales eran una película de transporte de electrones (PTE) y la otra una película de transporte de huecos (PTH), las cuales también pueden ser PE. Para obtener las optimizaciones deseadas en las características de los OLEDs, estos se desarrollaron con múltiples capas de semiconductores. Como se muestra en la figura 2.2 una estructura de un OLED de más de tres películas semiconductoras que se encuentran entre dos contactos o electrodos de inyección de carga.

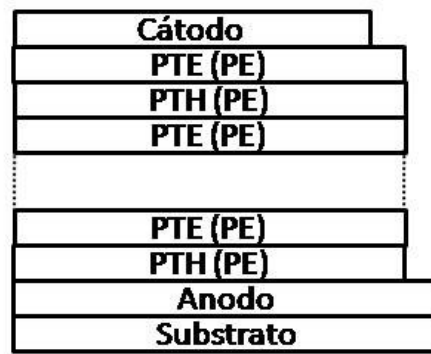


Figura 2.2. Estructuras de un OLED de cuatro o más capas semiconductoras donde las capas PTE y PTH también son PE.

2.3 Transistores de Películas Delgadas Orgánicas

Los transistores de película delgada orgánicos u *organic thin film transistor* (OTFT) utilizados en este trabajo están basados en pentaceno como semiconductor (tipo p). Existe una comparación que ha sido reportada entre los transistores orgánicos de pentaceno y los transistores inorgánicos de silicio amorfo o amorphous silicon (a-Si), en la que ambos han sido reportados con una movilidad de aproximadamente de $1 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$. Sin embargo, la reproducibilidad de esta movilidad en los transistores basados en pentaceno aun no ha sido optimizada y los métodos para llegar a esta meta siguen siendo estudiados [26,27].

El uso más comúnmente reportado que se le ha dado a los OTFTs es en el desarrollo de pixeles activos o AMOLEDs de semiconductores completamente orgánicos [28-30], sobre materiales flexibles como PEN [31-35] o vidrio (Silicio).

El funcionamiento básico de los OTFT, el cual es similar a los transistores de efecto de campo o field effect transistor (FET), se basa en el modo de operación de un capacitor metal-aislante-semiconductor para controlar el flujo de corriente a través del canal formado por el flujo de portadores. La estructura de estos dispositivos se muestra en la figura 2.3.1. [2,18,19].

Los TFT son transistores de tipo FET, los cuales tienen una respuesta muy parecida a los MOSFET puesto que ambos transistores cuentan con una estructura Metal-Aislante-Semiconductor. Su estructura básica consiste de una placa metálica (compuerta) eléctricamente aislada del material semiconductor y dos contactos metálicos (fuente y drenador) en contacto con el semiconductor [18,19,36].

Los MOSFET son los dispositivos básicos de la electrónica moderna utilizados en circuitos integrados; específicamente en aplicaciones de chips que contienen de cientos a millones y billones de transistores en las tecnologías VLSI (*very large scale of integration*) y ULSI (*ultra large scale of integration*), respectivamente. Así también existen muchas aplicaciones que utilizan los TFTs como dispositivos de comunicaciones, pantallas, dispositivos flexibles, etc [2,15,26].

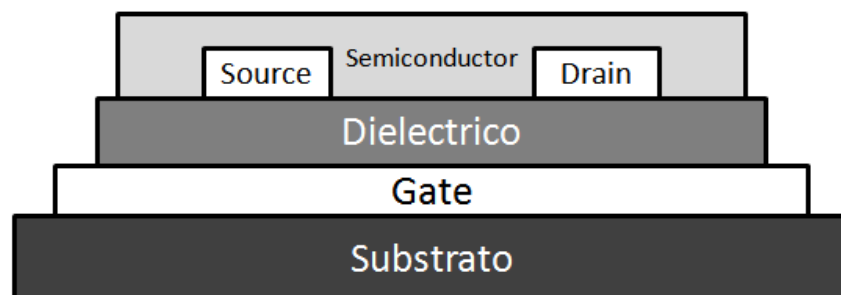


Figura 2.3.1. Estructura de un MOSFET y OTFT

El modo de operación de los TFTs es afectado por la estructura capacitor metal-aislante-semiconductor (capacitor MIS), el cual es el encargado de crear el canal del transistor por medio de la aplicación de un campo eléctrico [15,18,36]. Además de esto, existen diferentes regiones de operación de los transistores debido a los diferenciales de voltaje entre sus terminales [15,18,36].

2.3.1 Capacitor MIS

El principio básico del transistor de efecto de campo se basa en la modulación de la corriente que fluye entre los electrodos Fuente-Drenador (S-D) del transistor, por medio de un voltaje aplicado a un tercer electrodo llamado gate o compuerta. La estructura formada por el FET se le conoce como capacitor MIS, formada por el electrodo de la compuerta, el dieléctrico de la compuerta y el semiconductor. [18,19,36].

En el caso de emplear un semiconductor tipo p (como es el caso del pentaceno), donde los portadores mayoritarios son los huecos; la ausencia de potencial aplicado entre la compuerta y la fuente (V_{GS}) hace los portadores libres se encuentran homogéneamente distribuidos en la película de semiconductor. De esta manera, la corriente que fluye entre el Fuente-Drenador (S-D) es muy baja. A esta forma de operación del capacitor se dice que está en modo de agotamiento o depletion. En esta zona de operación, el V_{GS} no es lo suficientemente negativo como para atraer huecos ni lo suficientemente positivo como para atraer electrones [2,15].

Otro modo de operación del capacitor MIS se tiene cuando se le aplica un voltaje de $V_{GS} > 0$ y se dice que está en modo de acumulación. En este modo de operación los electrones son atraídos al dieléctrico cerrando el paso de corriente entre los electrodos S-D [2,15].

El modo fuertemente invertido del capacitor se obtiene cuando el voltaje de $V_{GS} \ll V_{TH}$, siendo V_{TH} el voltaje de umbral o threshold voltaje. En este modo de operación, los huecos son atraídos al dieléctrico formando un canal por el cual permite el paso de corriente entre los electrodos S-D.

Voltaje de umbral es como se le llama al voltaje aplicado de V_{GS} necesario para encender el transistor. Es decir, cuando suficientes huecos (en el material semiconductor tipo p) son atraídos a la interfaz dieléctrico-semiconductor para crear un canal. Existen varios métodos para obtener el voltaje de umbral del transistor, estos pueden variar dependiendo de las características y el espesor de los materiales utilizados en la estructura del transistor [2,18,36].

La densidad de capacitancia (C'') del capacitor MIS se expresa como

$$C'' = \frac{\epsilon_0 k}{T} \quad (2.3.1)$$

en donde ϵ_0 (8.85×10^{-12} F/m) es la constante de permitividad del vacío, k es la constante dieléctrica del material y T es el espesor del dieléctrico.

2.3.2 Regiones de Operación del OTFT

Existen dos regiones de operación del FET tipo p cuando se encuentra encendido, es decir cuando el voltaje de $V_{GS} \ll V_{TH}$, conocidas como región de triodo y región de saturación [15,18,19].

Cuando el transistor se encuentra en la región de triodo, se encuentra conduciendo una corriente entre el drenador y la fuente que se expresa como

$$I_D = \mu C'' \frac{W}{L} \left[(V_{GS} - V_{TH}) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (2.3.2)$$

donde μ es la movilidad de los portadores mayoritarios a través del canal del transistor, W y L son el ancho y largo (respectivamente) del canal del transistor y V_{DS} es el voltaje que hay entre el Drenador-Fuente (D-S). Para esta región $V_{GS} \leq V_{TH}$ y $V_{DS} \geq V_{GS} - V_{TH}$.

En la región de saturación del transistor, como su nombre lo dice, la corriente que fluye entre los electrodos D-S o el canal tiene el valor máximo. Bajo esta condición $V_{GS} \leq V_{TH}$ y $V_{DS} \leq V_{GS} - V_{TH}$; por lo que la corriente I_D está dada por

$$I_D = \mu C'' \frac{W}{L} (V_{GS} - V_{TH})^2 \quad (2.3.3)$$

Cuando el transistor solo opera en la región de saturación, este funciona como un conmutador en donde solo se tienen dos estados: encendido y apagado. Por otro lado cuando el transistor opera en la región de triodo, el control de modulación de la corriente se realiza mediante la variación de voltaje aplicado entre V_{GS} que ubica la operación del transistor en esta región.

2.3.3 TFT Basados en Pentaceno

Existen algunas técnicas para depositar películas delgadas de pentaceno tales como depósito por fase de vapor orgánico (OVPD), evaporación térmica y laser-pulsado [26,27]. En el caso de fabricación de transistores de capa delgada se han reportado movilidades de aproximadamente $2 \times 10^{-3} \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ hasta $1.5 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ [2,15]. También se han hecho estudios para mejorar la movilidad del pentaceno en diferentes condiciones de depósito como temperatura del substrato y presión de la cámara de vacío [2,15].

El material sobre el cual se crece el pentaceno (dieléctrico) debe de ser hidrofóbico (su ángulo de contacto con el agua es mayor o igual a 100°) dentro de los cuales están el perileno y el PMMA. La interfaz entre el dieléctrico y semiconductor usados en este trabajo (perileno y pentaceno, respectivamente) es un elemento crítico del funcionamiento del transistor que se describirá con detalles en un capítulo posterior.

2.3.4 Extracción de parámetros de los OTFT

Los parámetros de un transistor son los que definen su eficiencia y su capacidad de trabajo. Algunos de los parámetros más importantes y utilizados en este trabajo son el

voltaje de umbral (V_{TH}) y la movilidad μ . El V_{TH} es un parámetro del transistor muy importante para determinar el voltaje de encendido requerido para que el circuito de aplicación opere eficientemente. Por su parte, la movilidad nos permite hacer un aproximado de las dimensiones necesarias del transistor para suministrar la corriente requerida por el circuito.

Existen varios métodos para obtener el voltaje de umbral de los transistores. En este trabajo se empleó el método de extrapolación en la región lineal de la curva de transferencia de carga del transistor. Con este método, V_{TH} se encuentra al interceptar el eje V_{GS} con la recta obtenida mediante una interpolación de la región lineal en la curva I_{DS} - V_{GS} y el cálculo del punto de máxima transconductancia mediante su primera derivada (pendiente). En la figura 2.3.2, se muestra un ejemplo de una curva de transferencia del transistor ($I_{DS}^{1/2}$ - V_{GS}) con el resultado de una extrapolación en la región lineal de la curva.

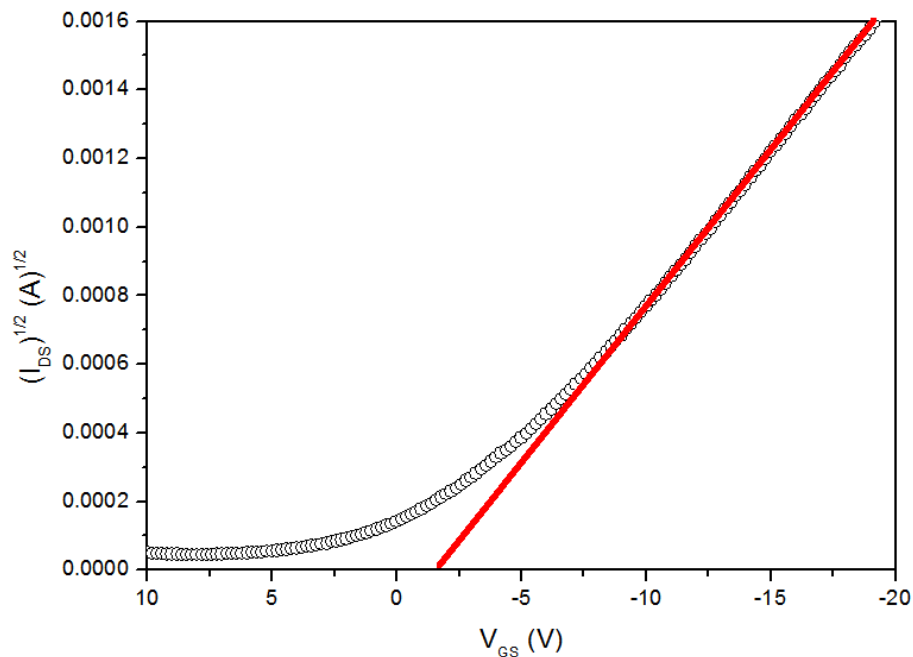


Figura 2.3.2 Obtención del V_{TH} en la curva $I_{DS}^{1/2}$ - V_{GS} .

La pendiente m dada por la curva de extrapolación de la corriente de saturación, la cual algunos autores la llaman la Transconductancia esta está en términos de $A^{1/2}/V$, es

utilizada para obtener la movilidad del transistor utilizando la ecuación de modelación que está dada por

$$\mu = \frac{2Lm^2}{C''W} \quad (2.3.4.)$$

2.3.5 Resistencia de contacto

La unión hecha por el semiconductor y los electrodos de contacto S-D crea un efecto resistivo en el flujo de la corriente a través del canal del transistor, el cual puede modificar el rendimiento de la movilidad del dispositivo.

Uno de los métodos más comunes de explicar la resistencia de contacto es a través de la imagen de unión metal-semiconductor [2]. En la figura 2.3.3 se muestra la alineación de los niveles de energía de la unión oro-pentaceno. De acuerdo al modelo Mott-Shottky [37], los contactos pueden ser óhmicos cuando la función trabajo del metal se encuentra cerca de los niveles de HOMO o LUMO del semiconductor, depende de si el semiconductor es tipo-P o tipo-N. De forma contraria al modelo Mott-Shottky, una barrera de energía se forma entre la interfaz metal-semiconductor obteniendo como resultado una baja inyección de portadores de carga [2].

Dado el potencial de ionización del pentaceno, la distancia de energía entre el nivel de HOMO y el nivel de vacío (E_{vac}) es muy cercano a la función trabajo del oro [38]. El oro como metal de los contactos S-D es utilizado como unión metal-semiconductor dentro del transistor, dado que presenta las características eléctricas óptimas reportadas para los OTFT basados en pentaceno [38].

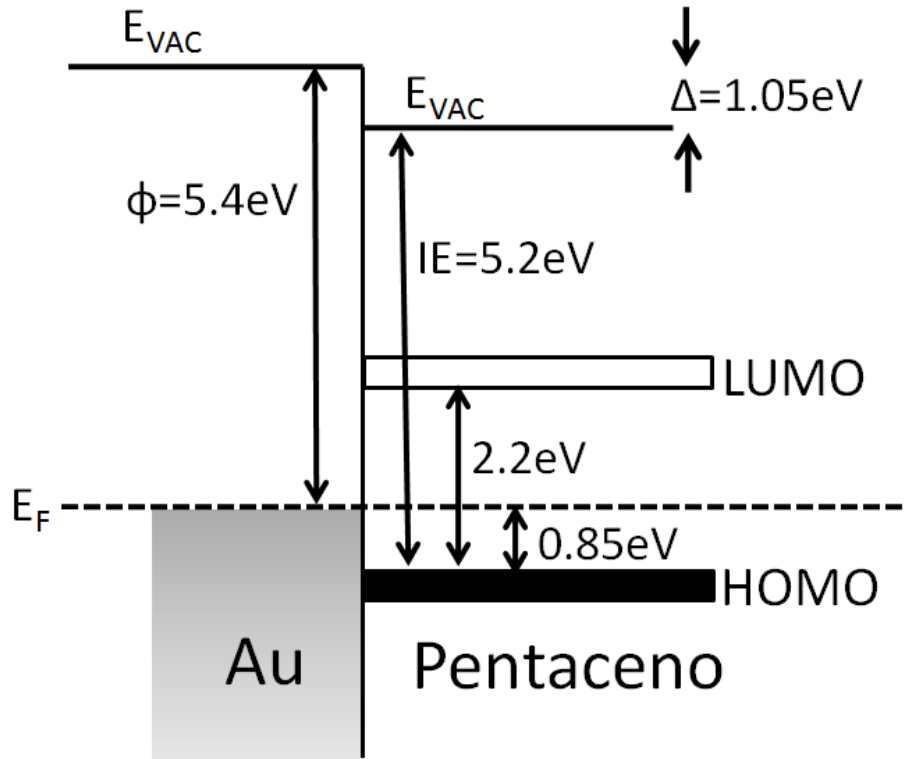


Figura 2.3.3. Alineación de los niveles de energía entre el Oro y el pentaceno.

2.4 Capacitor MIM

El capacitor Metal-Insulator-Metal (MIM) está formado por 2 placas paralelas separadas por un material aislante como se muestra en la figura 2.4.1. El uso general de capacitores es el almacenamiento de energía, de la cual podrá disponerse en instantes posteriores a su acumulación. Este elemento es de suma importancia para diferenciar un pixel activo de uno pasivo. Un capacitor permite seguir suministrando energía eléctrica a un pixel entre transiciones de selección de un arreglo de pixeles.

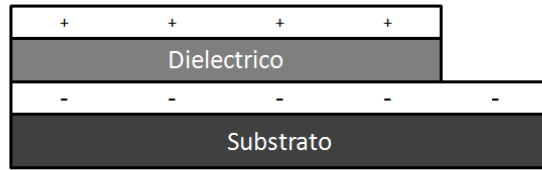


Figura 2.4.1. Sección transversal de la estructura del capacitor MIM.

La capacitancia de un condensador se puede obtener por medio de la diferencia de potencial entre dos placas paralelas (según el caso). Si dos placas conductoras (1 y 2) forman un condensador se podría decir que los potenciales de cada conductor están dados por las siguientes expresiones:

$$\varphi_1 = p_{11}Q - p_{12}Q + \varphi_x \quad (2.4.1)$$

$$\varphi_2 = p_{12}Q - p_{22}Q + \varphi_x \quad (2.4.2)$$

donde $+Q$ es la carga en 1, $-Q$ es la carga en 2 y φ_x es el potencial común aportado por otras cargas. La diferencia de potenciales de las dos placas conductoras está dada por

$$\Delta\varphi = (p_{11} + p_{22} - 2p_{12})Q \quad (2.4.3)$$

Tal y como muestra la ecuación 2.3.3, la diferencia de potencial entre las 2 placas conductoras es proporcional a la carga almacenada Q donde la capacidad del condensador es C . La carga almacenada del condensador se mide en Coulomb por Volt o también llamada farad (C/V o F). Si el dieléctrico entre las placas conductoras tiene una permitividad ϵ , entonces el campo eléctrico entre estas es:

$$E = \frac{\sigma}{\epsilon} = \frac{Q}{\epsilon A} \quad (2.4.4)$$

donde σ es la densidad superficial de carga y A el área de las placas. La diferencia de potencial entre las placas es entonces

$$\Delta\varphi = Ed \quad (2.4.5)$$

Por lo que la capacitancia del condensador se puede expresar como

$$C = \frac{Q}{\Delta\varphi} = \frac{\varepsilon A}{d} \quad (2.4.6)$$

en donde d es la distancia entre las placas paralelas.

La distancia entre las placas se define por el espesor (T) de la película o dieléctrico depositado, la cual sostiene una relación inversa con la capacitancia

$$C = \frac{\varepsilon_0 k A}{T} \quad (2.4.7)$$

Donde ε_0 es la constante de permitividad en el vacío y k que es la constante dieléctrica del material.

Cuando un condensador está hecho con dos diferentes tipos de dieléctricos, se obtiene su capacitancia total como si fueran dos capacitores en serie, por lo que

$$\frac{1}{C_{Total}} = \frac{1}{C_{Dielectrico1}} + \frac{1}{C_{Dielectrico2}} \quad (2.4.8)$$

2.4.1 Perileno como Dieléctrico en Dispositivos

El poly-para-xylene también conocido como parylene o perileno, es un polímero orgánico utilizado en este trabajo como dieléctrico de la compuerta en los OTFTs y como material de encapsulación de los dispositivos. Existen diferentes tipos de perileno a los cuales se les nombra como perileno N, C y D. El perileno tipo-N es una cadena lineal, mientras que el perileno tipo-C difiere en cuanto a uno de los átomos de hidrógeno que es reemplazado por un átomo de Cl. El perileno tipo-D tiene dos átomos de Cl los cuales sustituyen cada uno a un átomo de H. En la figura 2.4.2 se muestran las diferentes estructuras de perileno.

Considerando como referencia algunos trabajos de investigación previos, perileno C es el material dieléctrico que presenta las mejores condiciones para el desarrollo de OTFTs basados en pentaceno. El perileno C tiene el coeficiente de expansión térmico más pequeño con 35 ppm a diferencia de 39 ppm del perileno D y 69 ppm del perileno N a 25 °C. Perileno C presenta una constante dieléctrica (K) de 3.1 en comparación de 2.6 y 2.8 del perileno D y N respectivamente. Los diferentes tipos de perileno presentan transparencia óptica alrededor de 280 nm y buena permeación de O₂, H₂, N₂, CO₂, y vapor de agua.

Dado que el perileno tipo-C presenta mejores características eléctricas y mecánicas, fue seleccionado para ser utilizado en este trabajo.

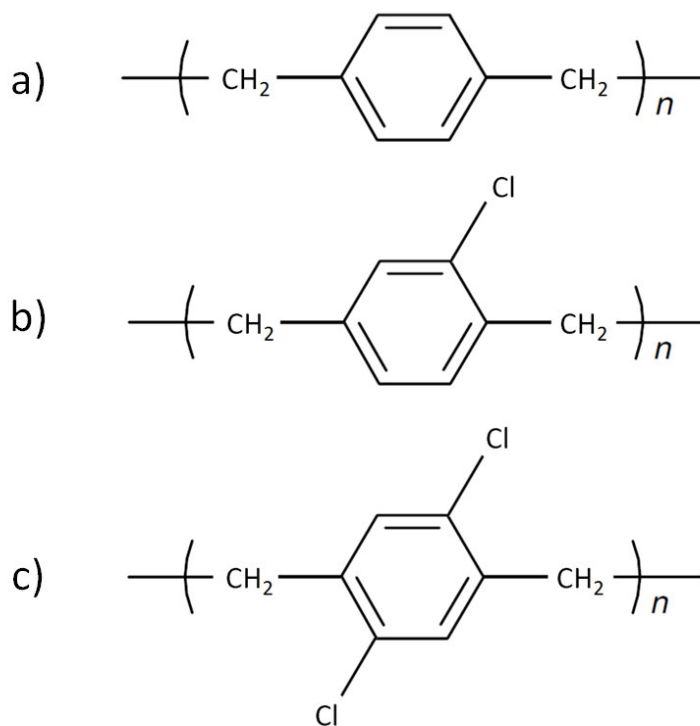


Figura 2.4.2. Estructuras químicas del perileno tipo (a) N, (b) C y (c) D.

El perileno puede ser depositado mediante la técnica de CVD (Chemical Vapor Deposition) en un substrato a temperatura ambiente y una presión de 1 - 25 mTorr (Apéndice C).

Capítulo 3

Diseño y Desarrollo de la Matriz de Píxeles Orgánicos

En este capítulo se presenta el principio de operación, los requerimientos y detalles de los procesos para elaborar un píxel activo. Para el diseño del píxel, se hizo una revisión del estudio y desarrollo de un OLED previamente reportado [21]. Este estudio nos permitió considerar la metodología planeada para el depósito del OLED incluida como parte del proceso de depósito de los materiales que componen los dispositivos del píxel activo. De manera particular se realizó un estudio experimental del proceso, desarrollo y caracterización eléctrica de OTFTs para obtener los parámetros de operación de acuerdo a las especificaciones de su estructura. Los resultados de este estudio y las características eléctricas requeridas por el OLED fueron considerados para proponer el diseño del píxel. Para desarrollar una matriz de píxeles en un sustrato se propuso desarrollar píxeles de 1 mm^2 de área efectiva para el OLED. Así que, tomando en cuenta las dimensiones del OLED y la corriente demandada por este dispositivo para una intensidad deseada, se propusieron las dimensiones de los OTFTs y capacitores, replicándolos en forma matricial sobre un mismo sustrato.

3.1 Principio de Operación del Píxel Activo

En la figura 3.1 se muestra el esquema eléctrico con los dispositivos que contiene el píxel activo propuesto, el cual está formado por dos OTFTs, un capacitor y un OLED.

El píxel activo propuesto en este trabajo utiliza uno de los transistores ($\text{OTFT}_{\text{DRIVER}}$) para suministrar la corriente requerida por el OLED y otro transistor ($\text{OTFT}_{\text{SELECTION}}$) para seleccionar el encendido del píxel activo. Es muy común que el voltaje de umbral de los TFTs se modifique con el tiempo, de manera que si se utilizara un solo transistor para proveer corriente al OLED, el funcionamiento del píxel se vería afectado debido a que no se tendría un control del encendido del transistor (el cual es obtenido por la función del $\text{OTFT}_{\text{SELECTION}}$ y capacitor). El capacitor utilizado en este diseño cumple la función de almacenar la carga requerida para obtener una respuesta de

encendido del OLED seleccionado en el tiempo que toma escanear o refrescar la señal del arreglo completo de OLEDs en la matriz.

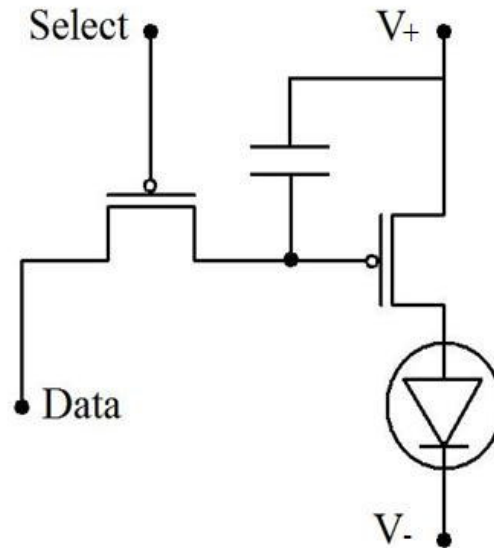


Figura 3.1. Esquema eléctrico del pixel activo.

En el modo de operación del pixel activo, la línea de alimentación de los OTFT_{DRIVER} siempre se encuentran conectados a tierra, y el cátodo del OLED conectado a -20 V. En el primer caso en el que el OLED se encuentra apagado, la compuerta del OTFT_{SELECTION} se encuentra a un $V_{GS} \geq 0$ V por lo tanto ese transistor se encuentra apagado, no conduce corriente y el voltaje en el OTFT_{DRIVER} $V_{GS} = 0$ V. El OTFT_{SELECTION} se encuentra conectado a una línea de datos, la cual provee a cada pixel un voltaje. En el segundo caso, al ser encendido el OTFT_{SELECTION} con un $V_{GS} \leq V_{TH}$, el transistor se enciende reduciendo la resistencia del canal suministrando el voltaje de dato a la compuerta del OTFT_{DRIVER}. Este voltaje de dato (V_{DATO}) determina si el pixel se enciende siendo $V_{DATO} = -20$ V la máxima intensidad del OLED y $V_{DATO} = 0$ V lo menor intensidad o el estado de apagado del pixel.

Una vez que el OTFT_{SELECTION} se apaga (cuando $V_{GS} \geq 0$ V) el voltaje en el V_{GS} del OTFT_{DRIVER} se mantiene (dado que el capacitor está conectado a la compuerta del OTFT_{DRIVER}) por un periodo de tiempo hasta que el capacitor se descarga y el voltaje $V_{GS} > V_{TH}$, produciendo que el pixel se apague completamente.

3.2 Requerimientos de Diseño del OLED

Aunque el propósito de este trabajo no consiste en el desarrollo o mejora de un OLED, fue necesario conocer y entender su principio de operación.

Para obtener los requerimientos del pixel se tomó como punto de partida un estudio previo de OLEDs desarrollados por el grupo de trabajo [21]. En la figura 3.2.1, se muestra una sección transversal de la estructura de los materiales de los OLEDs de referencia y en la figura 3.2.2 se muestra la densidad de corriente por área contra la luminiscencia obtenida de este OLED. Así mismo, en la figura 3.2.3 se muestra la densidad de corriente y luminiscencia del OLED especificado únicamente para el rango de operación deseado de cada pixel. En el caso de este trabajo, se propuso una brillantez correspondiente a una luminiscencia máxima de 200 cd/m^2 .

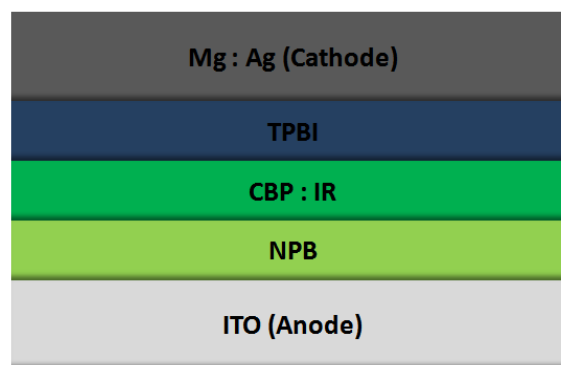


Figura 3.2.1. Sección transversal de la estructura del OLED.

Por razones de operatividad en el procesamiento de los materiales y de desarrollo de los pixeles, la dimensión propuesta de cada OLED fue de 1 mm^2 (1 mm X 1mm). Dada las

dimensiones de cada OLED y la luminiscencia máxima requerida, el OTFT_{DRIVER} debe de ser capaz de suministrar una corriente mínima de 8 μA .

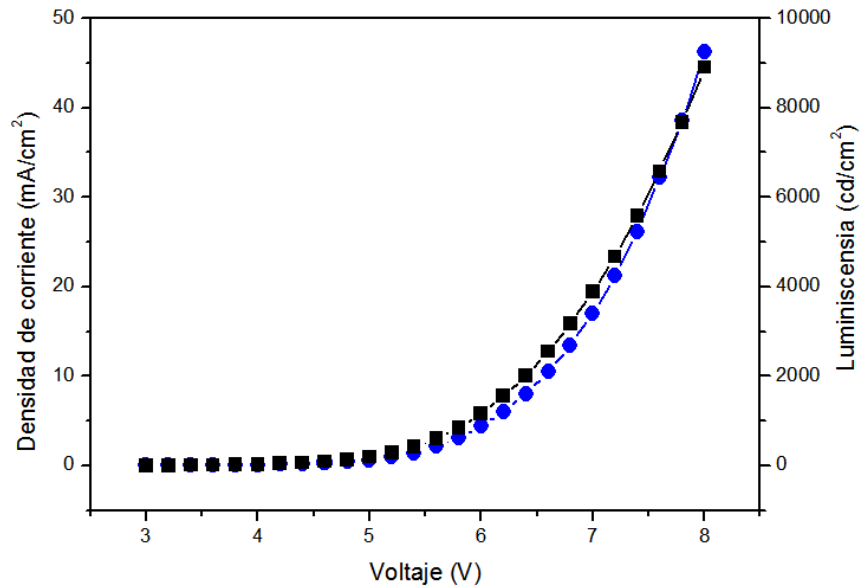


Figura 3.2.2. Densidad de corriente-Voltaje-Luminiscencia del OLED

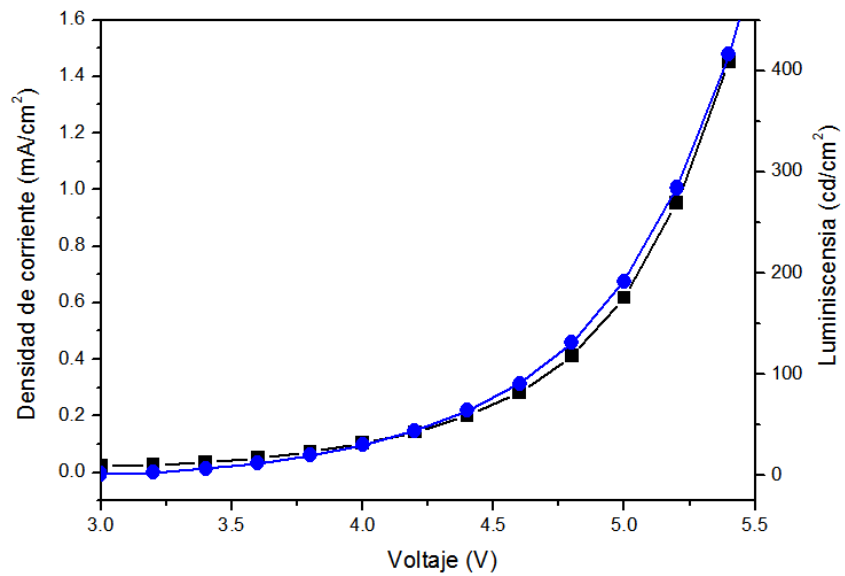


Figura 3.2.3. Región de operación propuesta de Densidad de corriente-Voltaje-Luminiscencia del OLED superior a las 200 cd/cm².

3.3 Requerimientos de los OTFTs

Dado que la reproducibilidad de los OTFT basados en pentaceno no es óptima, el desarrollo de transistores y la extracción de sus parámetros eléctricos fueron necesarios para el diseño del pixel activo. La estimación de las dimensiones requeridas para que el transistor pueda suministrar suficiente corriente al OLED fue hecha a partir de OTFTs de prueba, fabricados sobre substratos mecánicos de silicio. El proceso de su fabricación consistió en el empleo de un CVD para el depósito de 200 nm de Si_xN_y sobre el substrato de Silicio, seguido de 200 nm de SiO_2 . Después, se utilizaron los procesos de fabricación mencionados en el Apéndice B para el depósito de oro para los contactos de compuerta, fuente y drenador. También para la estructura del transistor se consideró el depósito de 150 nm de perileno como dieléctrico y 150 nm de pentaceno (el material semiconductor). Según el diseño de pruebas las dimensiones de los transistores son de 500 μm de largo del canal y 5 μm de ancho del canal.

Así, los primeros OTFTs fabricados tuvieron dimensiones de 500 μm de largo del canal y 5 μm de ancho del canal. La caracterización eléctrica de estos dispositivos fue realizada a temperatura ambiente con un analizador de parámetros eléctricos Keithley 4200. En la figura 3.3.1 se muestra la curva $I_{\text{DS}}-V_{\text{DS}}$ o familia de curvas de uno de estos OTFTs. En la figura 3.3.2 se muestra la curva $I_{\text{DS}}-V_{\text{GS}}$ resultante del mismo OTFT de la cual se obtuvieron el voltaje de umbral, la pendiente de la curva y la movilidad del transistor.

Los parámetros encontrados con los primeros transistores de prueba fueron tomados de referencia para modificar las dimensiones de los OTFT de manera que suministraran la corriente requerida por el OLED. Las dimensiones de OTFTs con mejor desempeño para el pixel fueron de un ancho de canal de 5 μm y una longitud de 350 μm para el OTFT_{SELECTION} y 1.5 mm para el OTFT_{DRIVER}.

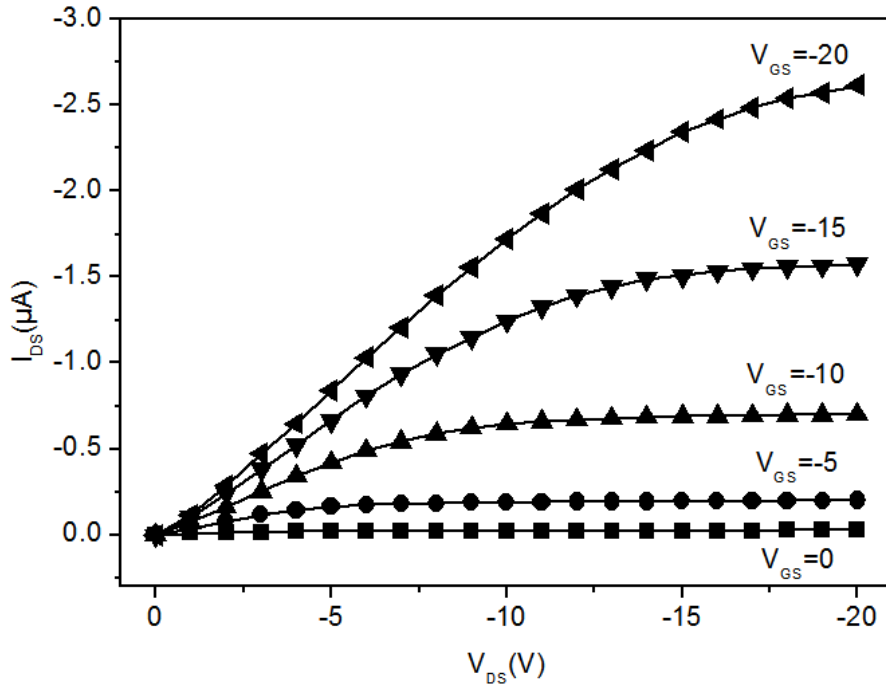


Figura 3.3.1. Familia de curvas I_{DS} - V_{DS} de un OTFT de 500 μm de largo y 5 μm de ancho del canal.

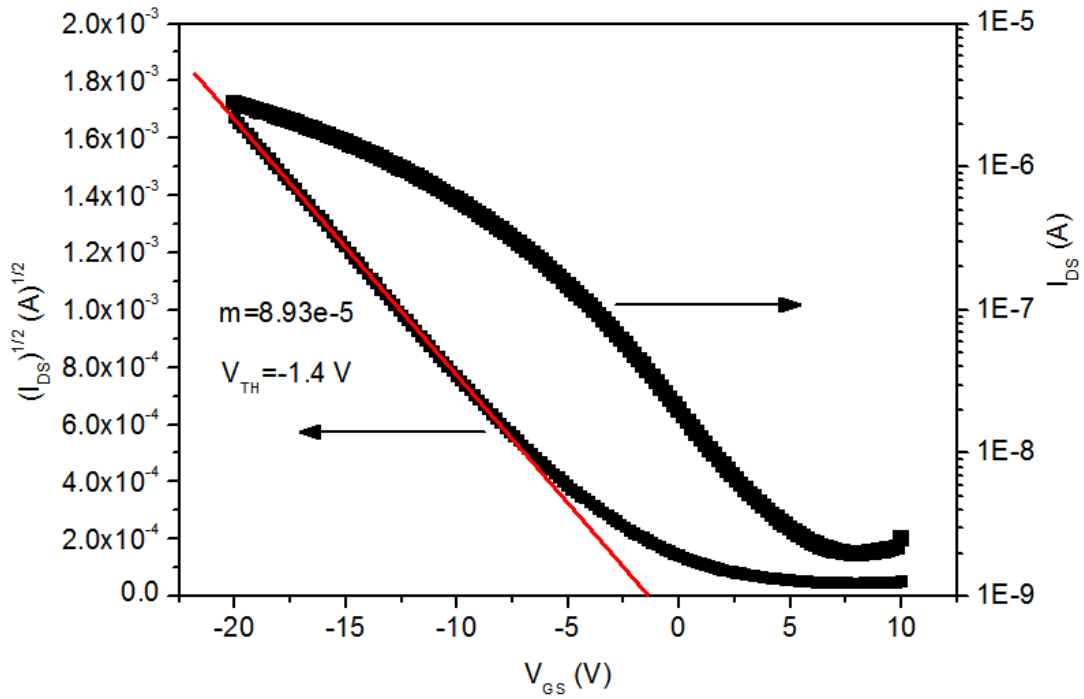


Figura 3.2.2. La curva I_{DS} - V_{GS} del mismo OTFT de de 500 μm de largo y 5 μm de ancho del canal.

En este caso el OTFT_{SELECTION} manejará solo la corriente necesaria para compensar las corrientes de fuga del OTFT_{DRIVER} y la del capacitor MIM. Por otro lado la dimensión de la longitud del canal del OTFT_{DRIVER} fue requerida para proveer una corriente superior a 10 μ A. En la figura 3.3.3 se muestra una imagen óptica de uno de los OTFT de prueba.

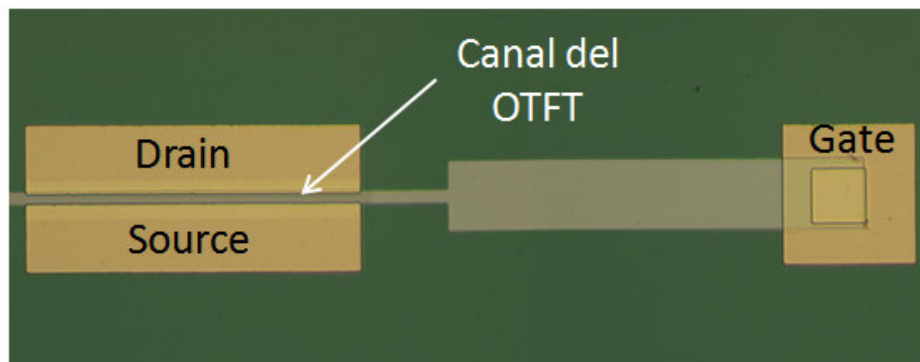


Figura 3.3.3. Imagen óptica de uno de los OTFT de prueba.

3.4 Requerimientos de los Capacitores

Perileno es el principal material dieléctrico utilizado en este trabajo. Su estudio fue de gran importancia para nuestro trabajo dada su influencia en los parámetros de transistores como el voltaje de ruptura, compatibilidad con el semiconductor y proceso, corriente de fuga de la compuerta (I_{GS}), voltaje de umbral, etc. Si estos parámetros no son los adecuados el funcionamiento del pixel activo puede ser erróneo. Uno de los materiales comúnmente utilizados como dieléctrico en los FET es el SiO_2 [18,19], cuyas optimas cualidades se obtienen cuando es crecido sobre silicio a altas temperaturas (800-1200 $^{\circ}\text{C}$). En el caso particular de este trabajo en donde los transistores son hechos sobre substratos flexibles como el PEN y perileno como dieléctrico, el proceso de altas temperaturas es incompatible.

De acuerdo al esquema eléctrico presentado en la figura 3.1, el capacitor debe estar conectado entre la fuente y la compuerta del OTFT_{DRIVER} que está a la vez unido al drenador del OTFT_{SELECTION}. Este esquema es usado como referencia para considerar la incorporación de las capas de material que forman el capacitor. Dado que las placas del capacitor dentro del pixel podían conectarse a los electrodos de los transistores, se propuso el diseño y fabricación de los capacitores MIM en paralelo a los OTFTs de manera que compartieran todos los dispositivos el mismo dieléctrico. En la figura 3.3 se muestra la sección transversal de la formación capacitor MIM y OTFT_{DRIVER} compartiendo el mismo dieléctrico.

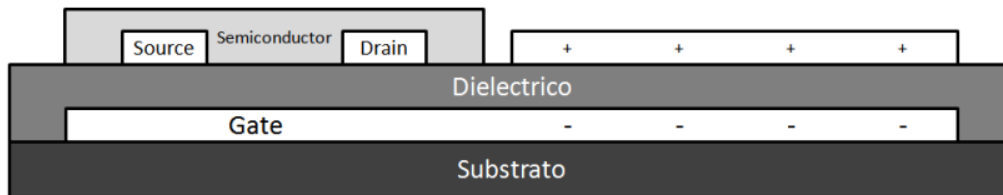


Figura 3.3 Sección transversal de la unión capacitor MIM-OTFT_{DRIVER}.

Dado que el dieléctrico utilizado por los OTFTs es de 150 nm de perileno, en base a este se calculo la capacitancia del capacitor de carga haciendo uso de la ecuación 2.4.7, en donde $K = 3$ y $T = 150$ nm; se esperaba obtener una capacitancia mayor de 5×10^{-12} F, la cual fue ajustada a 5.22×10^{-12} F utilizando la máxima área de 29.5×10^{-9} m² con la sobreposición de debajo de la vía de alimentación del pixel.

En la matriz activa el perileno también es utilizado como encapsulador de los dispositivos para evitar cortos circuitos. Dado que en el dispositivo final se tienen 3 capas de perileno, al momento de definir el patrón de las máscaras y remover el material, fue observada una degradación del material orgánico utilizado como dieléctrico.

3.5 Proceso y Desarrollo del Pixel

3.5.1 Diseño de la Estructura del Pixel

El diseño de las máscaras para delimitar las estructuras que conformaron el pixel fue realizada por medio del software *L-Edit*. Cada máscara contempla etapas de la elaboración de nuestro dispositivo con los diferentes materiales que lo componen. Las máscaras fueron elaboradas con un sistema de grabado por laser en placas de cromo sobre vidrio. Después de su elaboración fueron ser usadas en un sistema de litografía óptica (máquina alineadora con luz ultravioleta).

En la figura 3.5.1 se muestra el diseño completo del pixel activo, con máscaras superpuestas, en el que se indican las líneas de alimentación, datos y selección; además de los dispositivos OTFTs y capacitores considerados en el circuito. En el área del ánodo del OLED se encuentra una conexión que proviene del OTFT_{DRIVER} proveyendo la corriente de alimentación al área del OLED. Una descripción más detallada del diseño de cada máscara empleada para fabricar el pixel activo se presenta en el apéndice A.

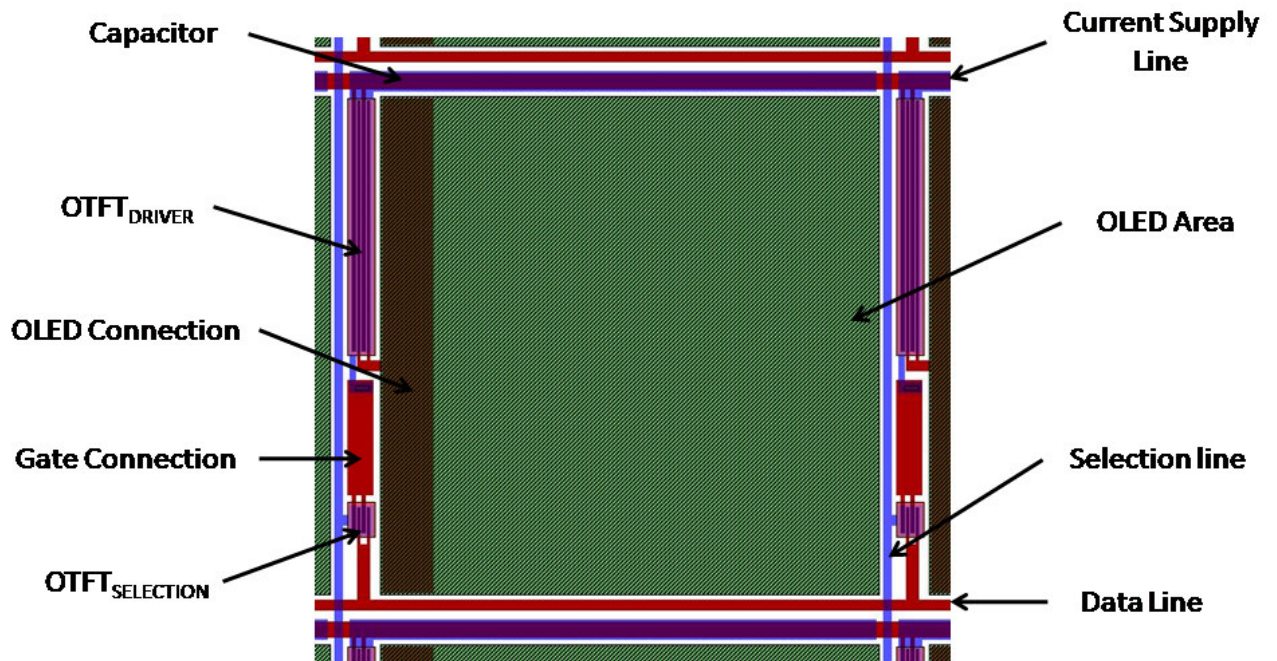


Figura 3.5.1. Imagen del diseño del pixel activo hecho en L-Edit.

La figura 3.5.2 muestra el diseño L-Edit (máscaras superpuestas) de la matriz activa con los contactos de alimentación de voltaje y/o corriente de cada línea (datos, selección y corriente). El diseño final se basó en la replicación del circuito o diseño mostrado en la figura 3.5.1 para formar matrices de 10 x 10, 5 x 5 y de 3 x 3 píxeles; así como también circuitos del pixel activo de prueba (OTFTs y capacitores).

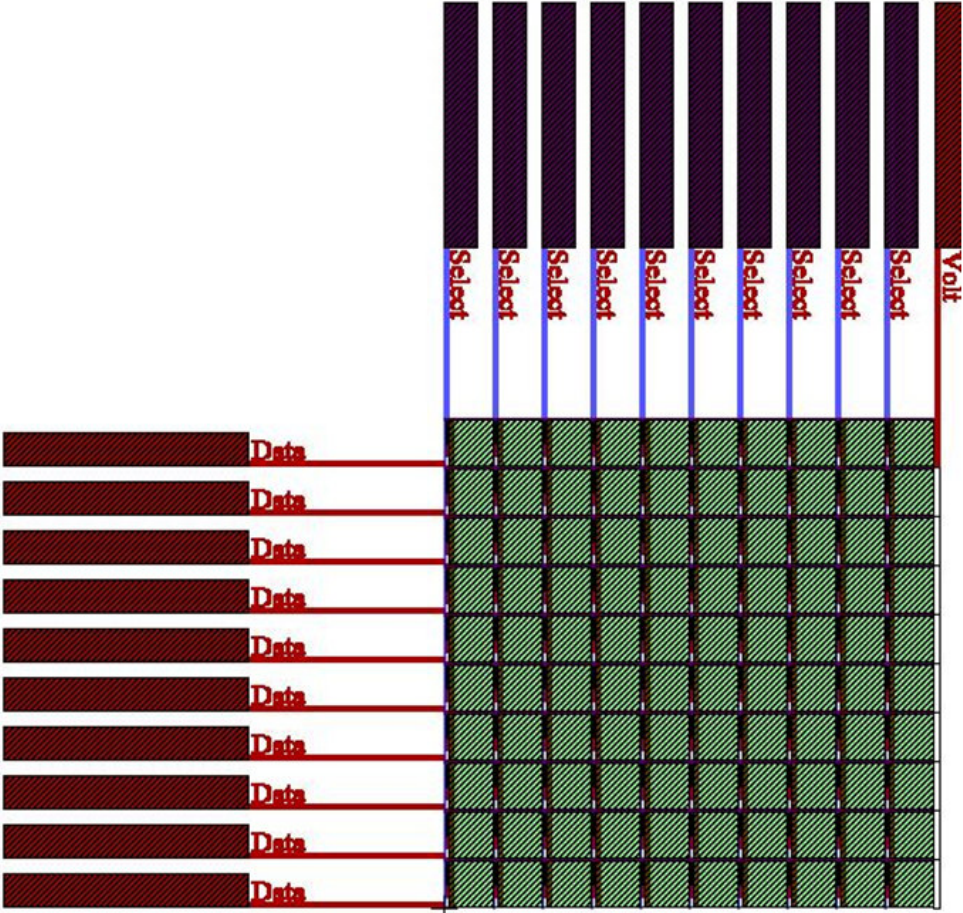


Figura 3.5.2. Imagen del diseño de la matriz activa hecho en L-Edit.

3.5.2 Proceso y Sección Transversal del Pixel Activo

La elaboración del dispositivo se realizó siguiendo los pasos que indican las máscaras que delimitan el área de acción de los diferentes materiales requeridos en la estructura del pixel activo. Materiales tales como metales, semiconductores y dieléctricos fueron depositados como películas delgadas. En los casos requeridos se hizo uso de métodos de remoción de materiales en algunas áreas según el diseño. Previo al proceso de depósitos de los materiales se realiza un proceso de limpieza de los substratos en un sistema ultrasónico. Un proceso litográfico se empleó para grabar los diferentes patrones a partir de las máscaras diseñadas. Una capa de fotoresina (Photoresist S1813) es depositada en el substrato con un spin coater y después sometida a un proceso de calentamiento 80 °C por 10 minutos. Así, previa alineación en una máquina alineadora, cada máscara es puesta en contacto con el substrato para grabar el patrón sobre la resina que es sensible a luz ultravioleta. La fotoresina empleada es “positiva”, por lo que el área expuesta es removida mediante un revelador (MF-319). Después del depósito o remoción del material deseado, se realiza una limpieza al substrato con solventes para remover la fotoresina. La realización de este proceso es común entre cada intercapa del dispositivo.

En la figura 3.5.2 se muestra el proceso en que se elabora la estructura del pixel activo con los materiales que la componen. Este proceso empieza con la remoción de ITO previamente depositado en substratos de PEN o vidrio con el propósito de formar el patrón del ánodo del OLED como se ilustra en la figura 3.5.2 (a). La remoción de este material se llevo a cabo por medio de una solución de HF 1:100 por 10 minutos.

Por medio de un e-beam, una capa de cromo de 10 nm es depositada seguida de una capa de 100 nm de oro. El uso de cromo como intercapa entre el substrato y el oro es utilizado solo para tener una buena adherencia. Después haciendo uso de ácidos convencionalmente utilizados para remover oro y después cromo, se forma el metal inferior de la estructura completa. En la figura 3.5.2 (b) se muestra la formación de la compuerta del OTFT_{DRIVER} como parte del metal inferior.

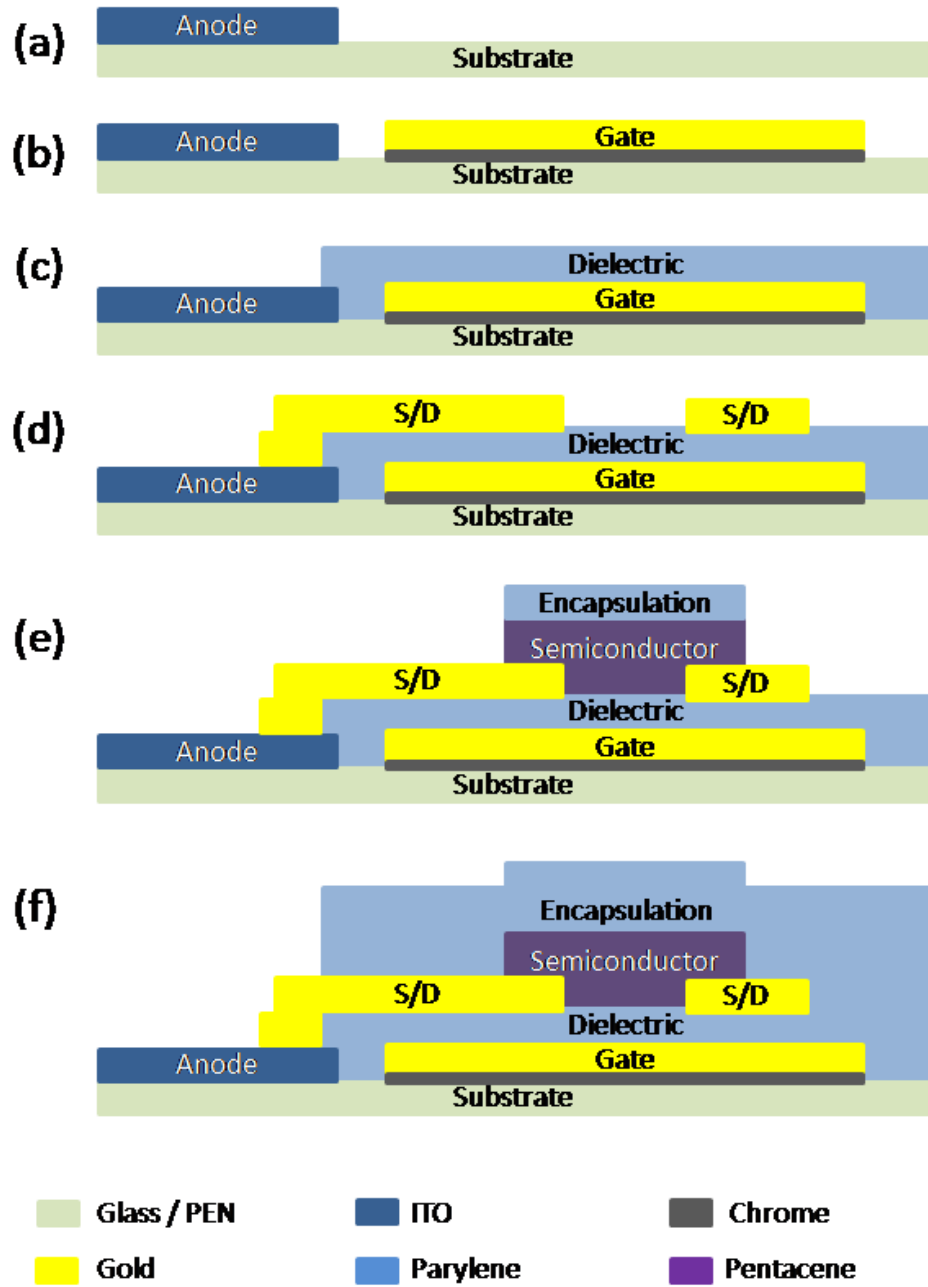


Figura 3.5.2. Sección transversal del proceso de depósito del pixel activo. Solo el OTFT_{DRIVER} y ánodo del OLED son mostrados en esta imagen.

Por medio de un parylene coater, se depositó 150 nm de perileno tipo-C (estudios en la siguiente sección nos muestran su desempeño y la conveniencia de modificar su grosor) al cual se le hizo una remoción en las áreas de contacto y del ánodo del OLED; por medio de un RIE. La estructura del pixel después de depósito del dieléctrico seguido de la remoción de este en algunas áreas se muestra en la figura 3.5.2 (c).

Otra capa de oro de 100 nm se depositó sobre la estructura del pixel por medio de un sistema e-beam. Después de la remoción del metal superior por medio de un ácido, en la figura 3.5.2 (d) se muestra la formación del S-D del OTFT_{DRIVER} el cual se encuentra conectado al ánodo del OLED.

El depósito del semiconductor se hace por medio de un evaporador térmico, utilizado para el depósito de pentaceno con un espesor de 150 nm. Dado que el pentaceno es muy sensible o propenso a deteriorarse con el aire y luz; y a que esta película tiende a ser removida fácilmente por la interfaz formada entre el dieléctrico-semiconductor, se deposita una capa de perileno con un espesor de 150 nm. Al llevar a cabo la remoción del perileno que protege el pentaceno por medio de RIE, el pentaceno que queda al descubierto (del perileno) es removido de manera casi instantánea por el RIE o de forma mucho más rápida (a comparación del perileno). Una vez hecha la remoción, los OTFTs de la estructura del pixel están completos con su semiconductor como se muestra en la figura 3.5.2 (e).

El último paso previo al depósito del OLED se hace de nuevo un depósito de perileno para encapsular todos los dispositivos y las líneas de voltaje y/o corriente. En la figura 3.5.2 (f) se muestra como el dispositivo completo queda encapsulado con excepción del área del ánodo del OLED.

Hasta el punto en que al pixel se le deposita la encapsulación, el circuito del pixel activo está listo para ser probado eléctricamente, utilizando el área del ánodo del OLED (ITO) para medir la corriente entregada por el circuito activo. Sin embargo, en este punto la estructura está lista para el depósito del OLED haciendo uso de una máscara de sombra para proteger los contactos de la matriz. El proceso de depósito del OLED es el mismo reportado previamente en la referencia [21] y en el diseño desarrollado en este trabajo, el contacto del cátodo es común a todos los OLED.

Capítulo 4

Resultados y Discusiones

La estructura de cada pixel activo de la matriz realizada en este trabajo, está compuesta de dos transistores y capacitor de almacenamiento de carga. En este capítulo se presenta un estudio del desempeño eléctrico los dispositivos dentro del pixel. Para la caracterización eléctrica hecha en este trabajo se utilizó un equipo de pruebas eléctricas Keithley 4200. Las estructuras estudiadas por los capacitores y OTFT que se presentan en este capítulo utilizan como dieléctricos perileno y perileno- Al_2O_3 con diferentes grosores. Este estudio se realizó con el propósito de obtener las mejores condiciones de capacitancia, corriente y eficiencia de movilidad en los transistores integrados en el mismo sustrato.

4.1 Circuito del Pixel Activo con 150 nm de Perileno como dieléctrico

En las primeras pruebas realizadas a los dispositivos de los pixeles activos, con una capa de perileno como dieléctrico de 150nm, los transistores fuera del circuito presentaron buena respuesta eléctrica proveyendo la corriente requerida por el OLED del pixel.

En la figura 4.1.1 (a) y (b) se muestran las familias de curvas de los transistores $\text{OTFT}_{\text{DRIVER}}$ y $\text{OTFT}_{\text{SELECTION}}$, respectivamente. Estas curvas también conocidas como $I_{\text{DS}}-V_{\text{GS}}$, se obtuvieron realizando un barrido de voltaje en la compuerta del transistor a diferentes voltajes del drenador (la cual es la fuente empleada como referencia del dispositivo). En esta gráfica se muestra como el $\text{OTFT}_{\text{DRIVER}}$ es capaz de suministrar una corriente superior a 10 μA llegando hasta 40 μA . En la figura 4.1.2 (a) y (b) se muestran las curvas de corriente $I_{\text{DS}}-V_{\text{DS}}$ (curvas de transferencia) de los transistores $\text{OTFT}_{\text{DRIVER}}$ y $\text{OTFT}_{\text{SELECTION}}$, respectivamente. Estas graficas también muestran las curvas $I_{\text{DS}}^{1/2}-V_{\text{DS}}$ de los transistores, de donde se obtuvieron el voltaje de umbral de -1 V para ambos transistores y una movilidad de $1 \times 10^{-2} \text{ cm}^2/\text{Vs}$ aproximadamente, haciendo uso de de la ecuación 2.3.4 y las dimensiones de canal de cada uno de los transistores y sus características eléctricas.

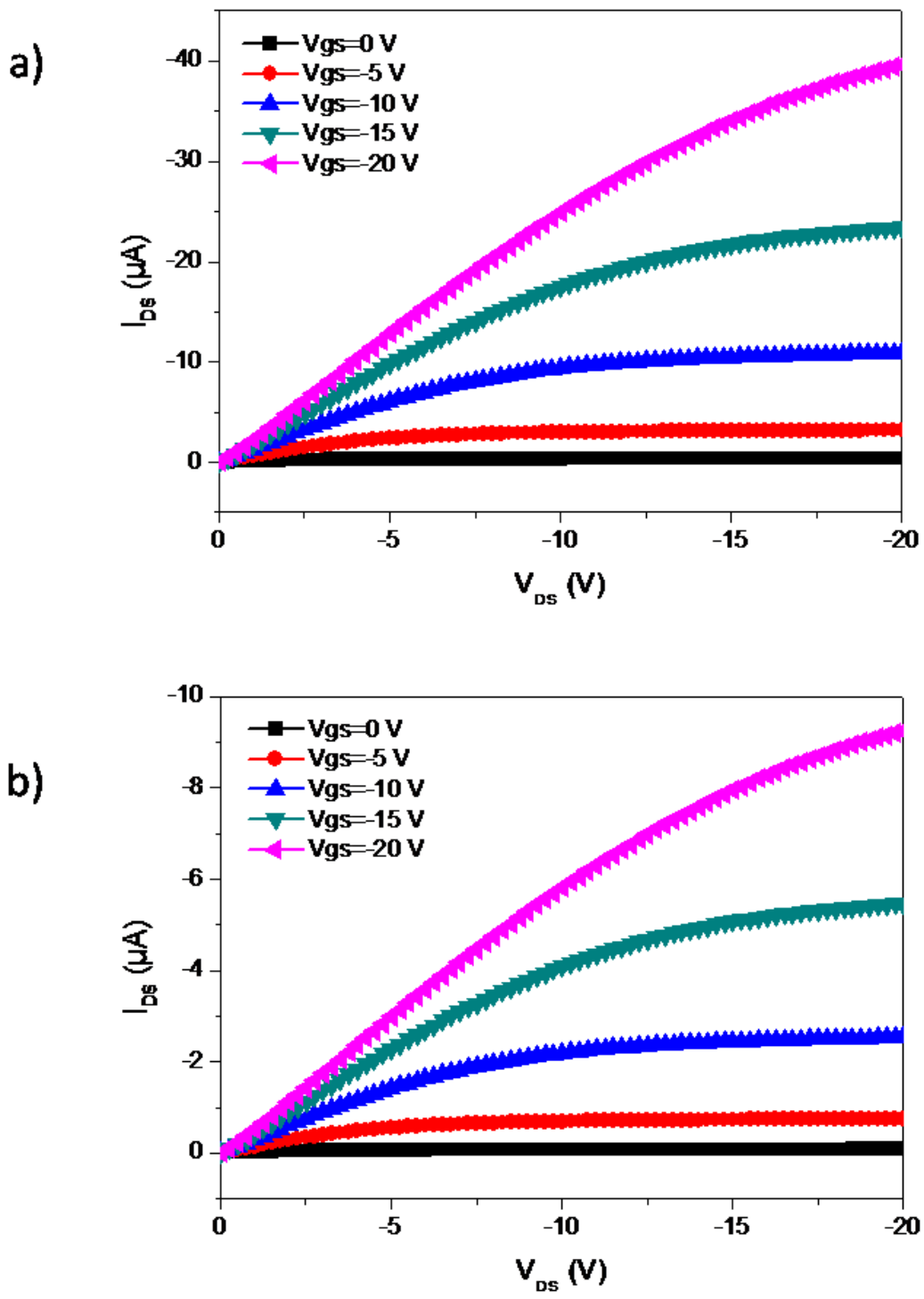


Figura 4.1.1. Familia de curvas I_{DS} - V_{DS} de (a) $OTFT_{DRIVER}$ y (b) $OTFT_{SELECTION}$ de los transistores con 150 nm de perileno de dieléctrico de compuerta.

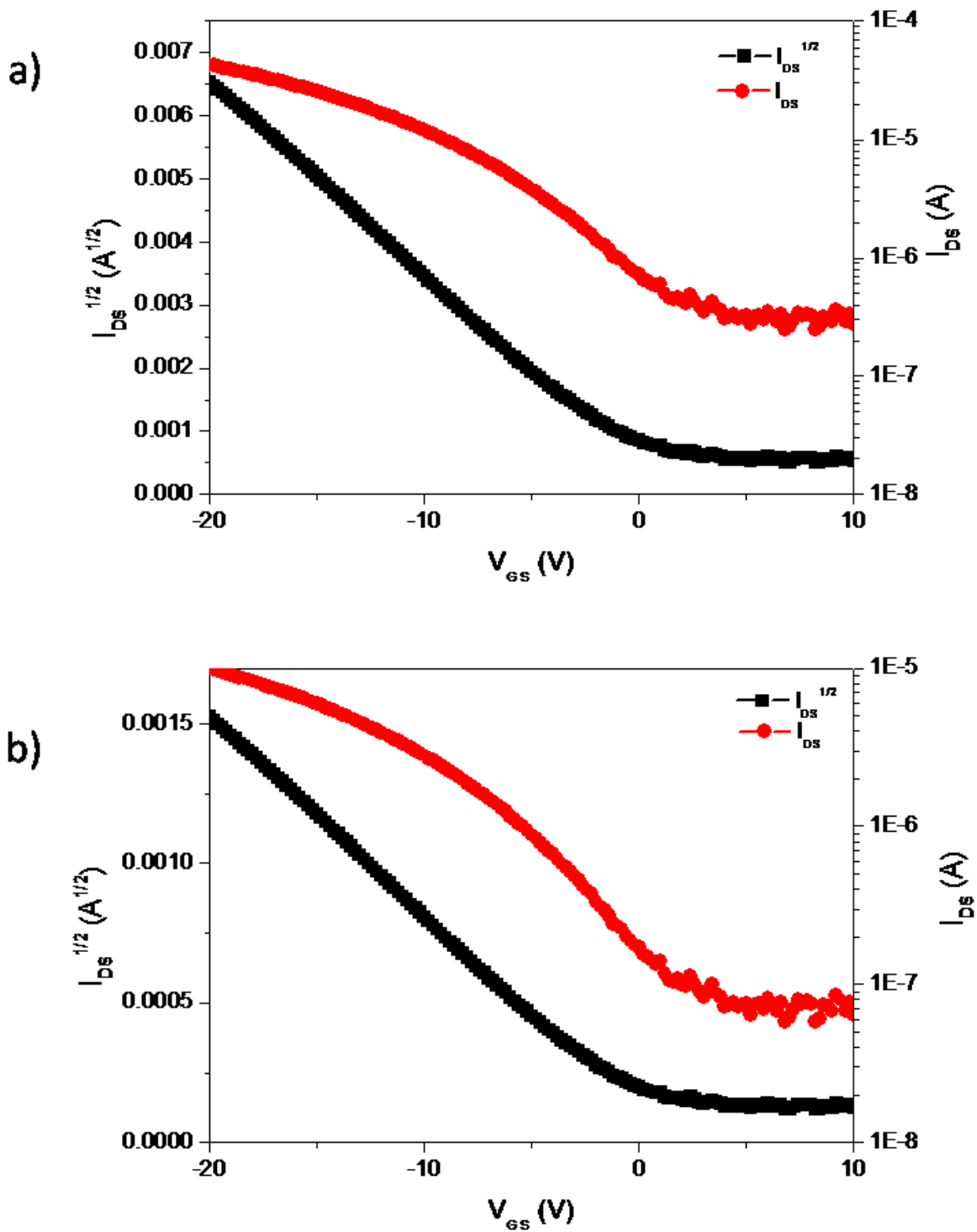


Figura 4.1.2. Curvas $I_{DS}^{1/2}$ - V_{GS} y I_{DS} - V_{GS} de (a) OTFT_{DRIVER} y (b) OTFT_{SELECTION} de los transistores con 150 nm de perileno de dieléctrico de compuerta.

Junto con la caracterización eléctrica de los transistores se llevo a cabo la de los capacitores. Haciendo uso de la ecuación 2.4.7 se obtuvo la capacitancia en los capacitores con capas de perileno de 150nm, en donde el área de los capacitores fue de $A = 29.5 \times 10^{-9} \text{ m}^2$. Considerando el espesor $T = 150 \text{ nm} (\pm 15\%)$ de perileno (constante dieléctrica $k = 3$) se esperaba que la capacitancia fuera $C_{Parylene} = 5.22 \times 10^{-12} \text{ F}$. En la figura 4.1.3 se observa que la capacitancia total del capacitor obtenida experimentalmente se encontraba dentro de los márgenes requeridos del diseño; esto es, 5 pF aproximadamente.

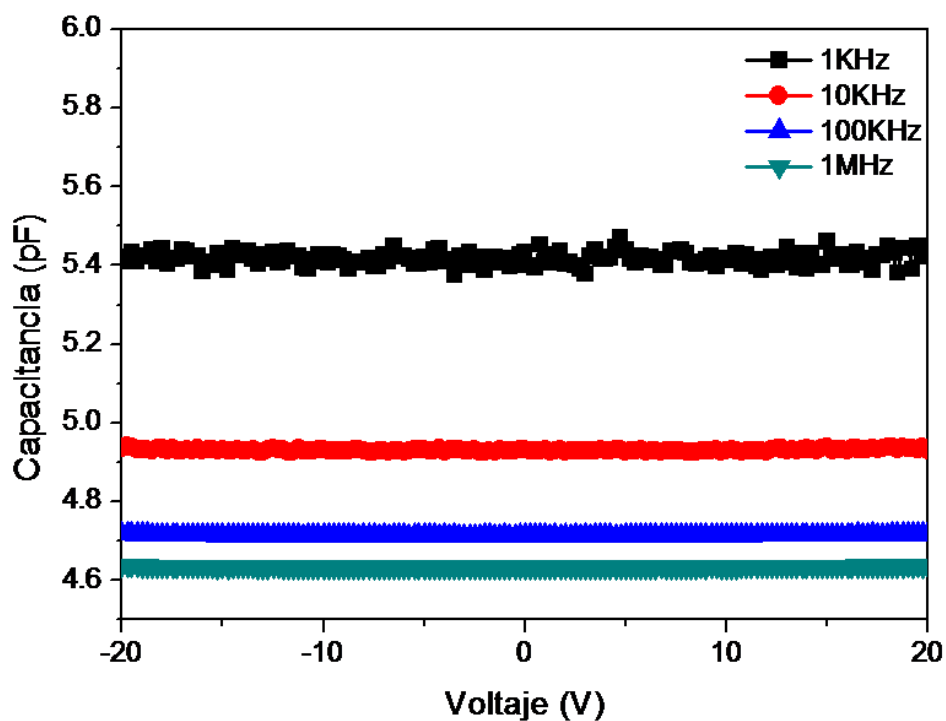


Figura 4.1.3. Capacitancia del capacitor de 150 nm de perileno.

Estas mediciones fueron hechas en capacitores aislados y capacitores dentro del circuito del pixel, los cuales ambos se encuentran dentro del mismo sustrato; obteniéndose en ambos casos las mismas capacitancias con mínimas diferencias. Sin embargo, en contraste, la corriente de fuga que presentaban ambos capacitores fue diferente. Más aun, se

observaron diferencias en la corriente de fuga después de la remoción de la segunda capa de perileno, la cual es usada para proteger el pentaceno o semiconductor.

En la figura 4.1.4 se observa el desempeño del capacitor aislado del circuito con una corriente de fuga de hasta 3×10^{-10} A cuando se tiene solo una capa de perileno y la corriente de fuga 2×10^{-7} A del capacitor cuando se le hace remoción a la segunda capa de perileno (circuito con semiconductor depositado). Esto se debe a que el proceso de remoción por medio de RIE de las películas de perileno (que protege al semiconductor) y pentaceno, afecta la primera película de perileno (de dieléctrico de los dispositivos) previamente depositada.

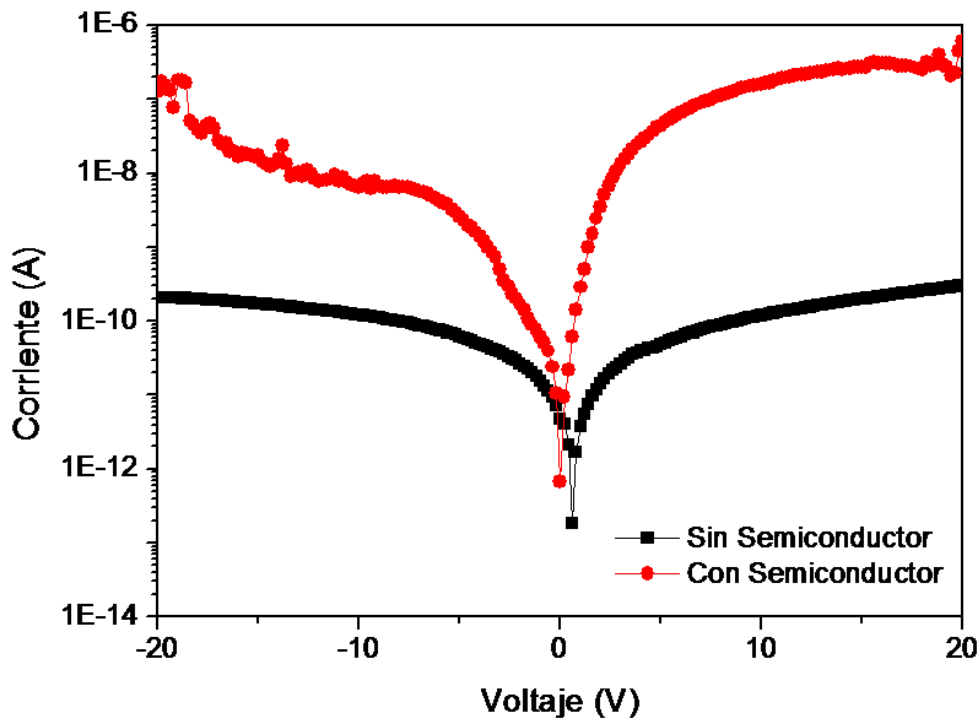


Figura 4.1.4. Corriente de fuga del capacitor de 150 nm de perileno que se encuentra aislado del pixel activo.

En la figura 4.1.5 se muestra del mismo modo el desempeño del capacitor dentro del circuito con una corriente de fuga 5×10^{-9} A cuando se tiene solo una capa de perileno y la

corriente de fuga de 7×10^{-7} A del capacitor cuando se le hace remoción a la segunda capa de perileno. La corriente de fuga en el caso de los capacitores dentro del circuito de pixel activo, fue superior a la obtenida en los capacitores aislados. La razón de este incremento de corriente de fuga se debió al importe de corriente de fuga de los OTFTs.

Como se muestra en las figuras 4.1.4 y 4.1.5, después del proceso de depósito del semiconductor junto con su capa de perileno protectora y sus respectivas remociones de material dieléctrico (para ver más detalles referirse a la figura B.5(c) del apéndice B); se observó un deterioro en los dieléctricos de los capacitores y de la compuerta de los OTFTs dentro del sustrato. El incremento de la corriente de fuga a través del dieléctrico no permitía encender los pixeles. Es decir, la corriente de fuga que presentaba la compuerta del OTFT_{DRIVER} requería de un aumento considerable de voltaje para su encendido.

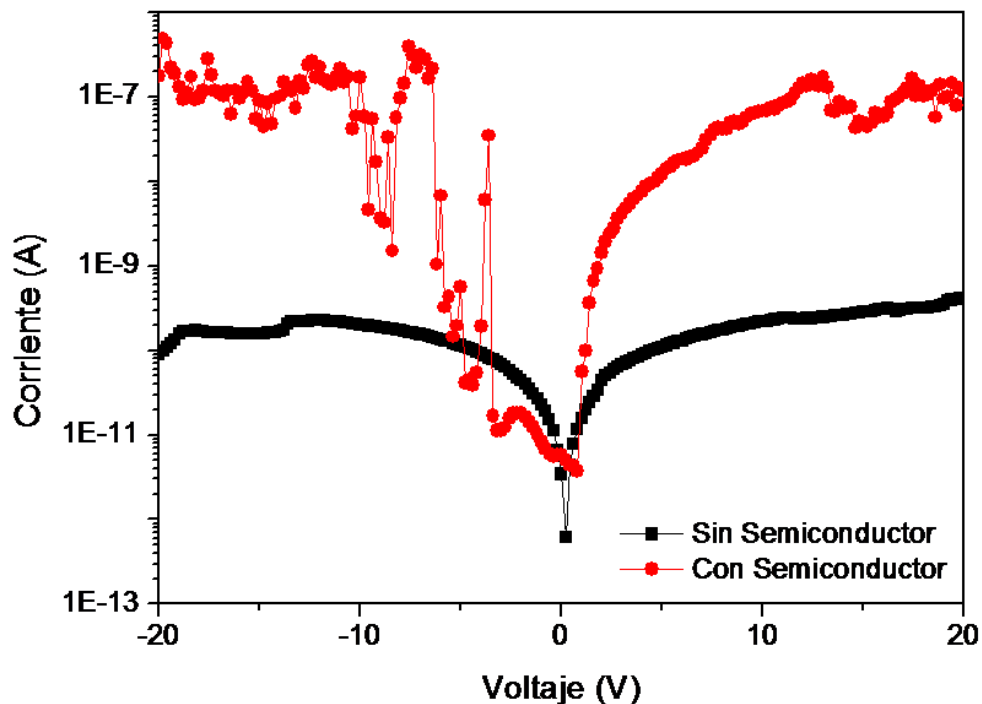


Figura 4.1.5. Corriente de fuga del capacitor de 150 nm de perileno que se encuentra dentro del pixel activo.

4.2 Circuito del Pixel Activo con 300 nm de Perileno de Dieléctrico

Una opción elegida para reducir la corriente de fuga en nuestro circuito fue aumentar el grosor de la capa de perileno. En esta sección, se presentan los resultados obtenidos del uso de 300 nm de perileno como dieléctrico en nuestro circuito.

Con el dieléctrico con un espesor de $T = 300 \text{ nm}$ ($\pm 15\%$) de perileno, la capacitancia calculada es de $C_{\text{perylene}} = 2.61 \times 10^{-12} \text{ F}$. La figura 4.2.1 se muestra la capacitancia total del capacitor de 300 nm de perileno como dieléctrico de ~ 3.1 a 3.4 pF . En la figura 4.2.2 se muestra la corriente de fuga del capacitor de 300 nm de perileno después del depósito y remoción de la segunda capa de perileno (protección del semiconductor), la cual fue aproximadamente la misma corriente de fuga del capacitor previo de la segunda capa de perileno y las graficas de corriente se sobreponían.

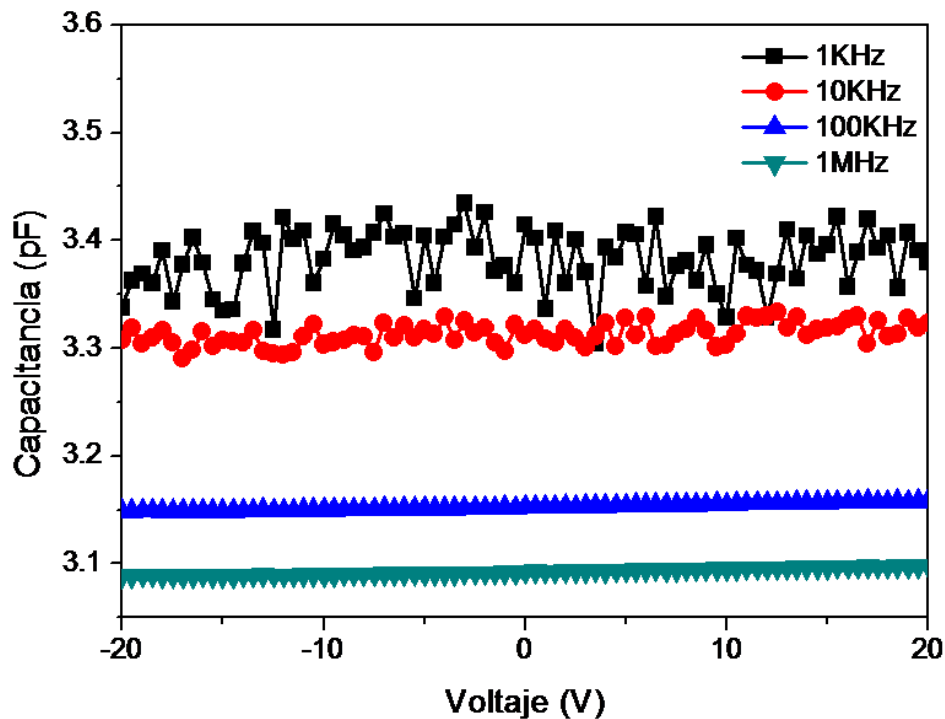


Figura 4.2.1. Capacitancia total del capacitor de 300 nm de perileno.

Sin embargo, al modificar el espesor del dieléctrico utilizado por los capacitores, los OTFTs también se vieron afectados por el cambio de espesor de dieléctrico. En la figuras 4.2.3 (a) y (b) se muestran las curvas de $I_{DS}-V_{DS}$ de los OTFT_{DRIVER} y (b) OTFT_{SELECTION} (respectivamente) con 300 nm de perileno de dieléctrico. En estas curvas se muestra como el desempeño y la movilidad de los OTFTs es reducida entregando una corriente inferior a la de 10 μ A, la cual es la corriente mínima necesarios para el encendido del OLED. En la figuras 4.2.4 (a) y (b) se muestran las curvas de $I_{DS}^{1/2}-V_{GS}$ y $I_{DS}-V_{GS}$ de los OTFT_{DRIVER} y OTFT_{SELECTION}, respectivamente. De aquí se obtuvo una movilidad de $2 \times 10^{-3} \text{ cm}^2/\text{Vs}$ y un voltaje de umbral de -6.5 V.

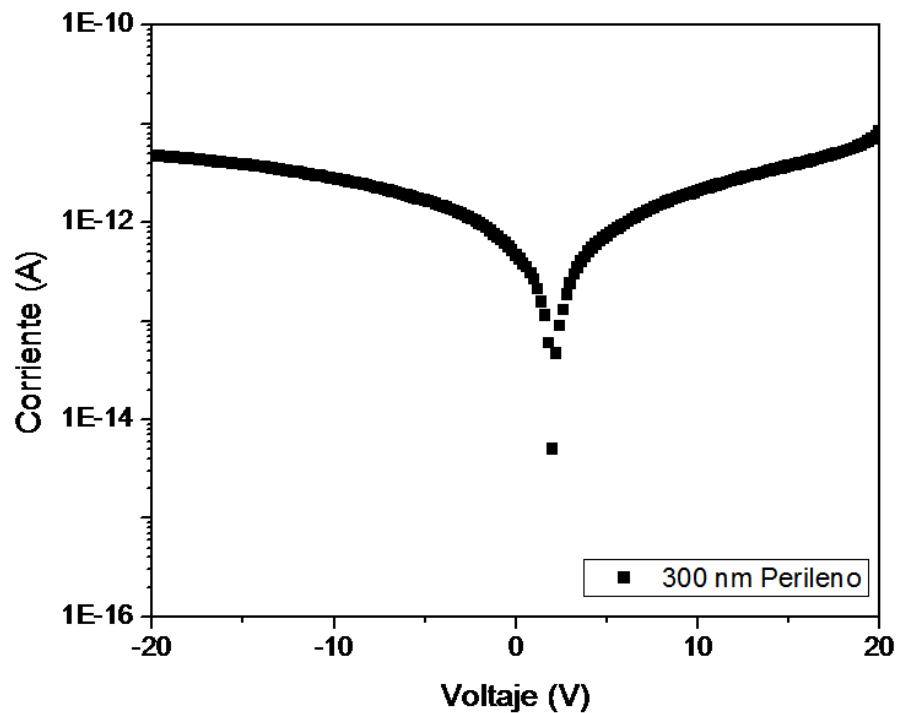


Figura 4.2.2. Corriente de fuga del capacitor de 300 nm de perileno.

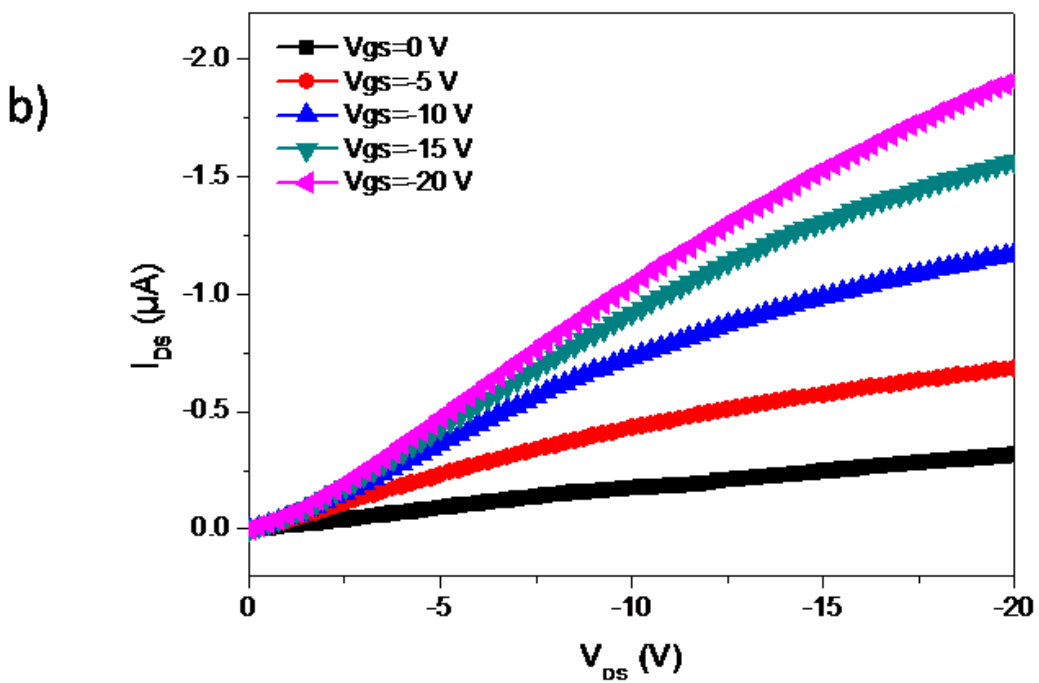
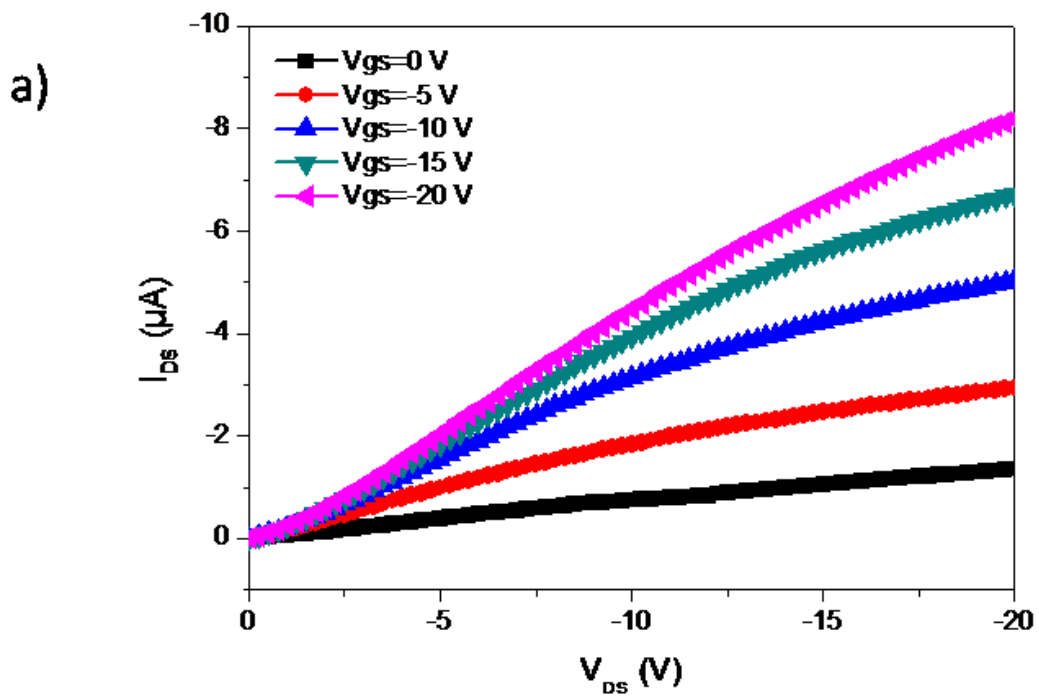


Figura 4.2.3. Familia de curvas I_{DS} - V_{DS} de (a) $OTFT_{DRIVER}$ y (b) $OTFT_{SELECTION}$ de los transistores con 300 nm de perileno de dieléctrico de compuerta.

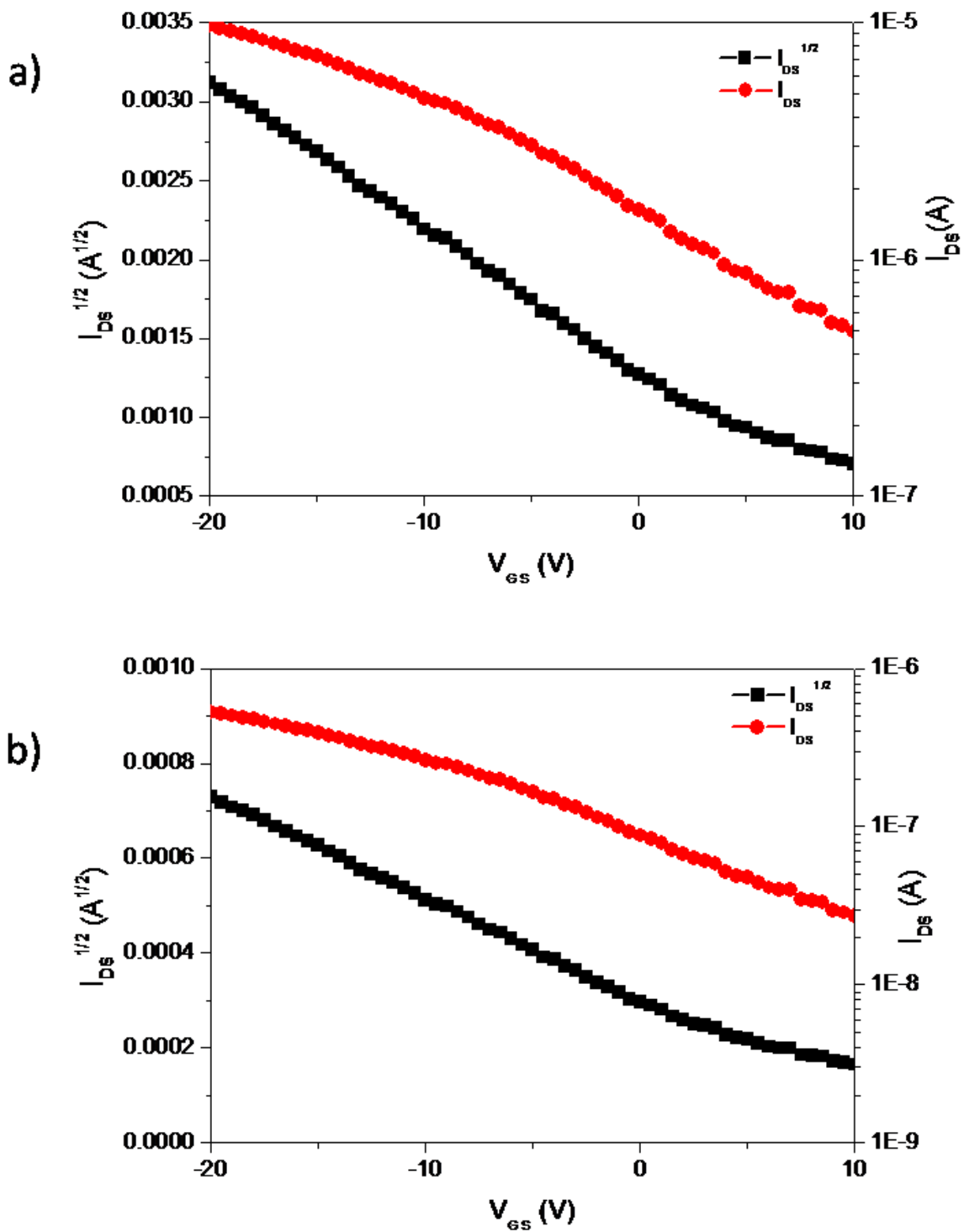


Figura 4.2.4. Curvas $I_{DS}^{1/2}-V_{GS}$ y $I_{DS}-V_{GS}$ de (a) $OTFT_{DRIVER}$ y (b) $OTFT_{SELECTION}$ de los transistores con 300 nm de perileno de dieléctrico de compuerta

El capacitor de 300 nm de perileno mostró una reducción drástica de corriente de fuga, aunque al hacer una variación del espesor de la película, también se modifica drásticamente la capacitancia propuesta previamente con el capacitor de 150 nm de perileno. Por otro lado, el desempeño de los transistores que utilizan el perileno como dieléctrico de 300 nm es afectado ya que se modifica su voltaje de encendido y se presenta una reducción en la movilidad (que tiene su principal efecto en tareas de conmutación). En adición los transistores resultantes no son aptos para suministrar la corriente demandada por el OLED del pixel.

4.3 Circuito del Pixel Activo con 140 nm de Perileno y 30nm de Al_2O_3

En el estudio de la variación del dieléctrico de la matriz de pixeles activos, las opciones presentadas en este trabajo fueron hacer un incremento del depósito de perileno a 300 nm, pero esta opción no fue la adecuada por el bajo rendimiento de los transistores. Otra solución propuesta fue emplear una bi-capa o material dieléctrico híbrido de Al_2O_3 /perileno. El procedimiento consistió del depósito de una capa de perileno (correspondiente a la estructura del circuito) precedida por el depósito de una capa de Al_2O_3 por medio de un sistema ALD (depósito por capa atómica). En el apéndice B se explica de manera más detallada el desarrollo del pixel utilizando Al_2O_3 .

Para el capacitor con la bi-capa de perileno y Al_2O_3 se calcularon las capacitancias esperadas por separado, en donde la capacitancia del perileno fue de $C_{Parylene} = 5.59 \times 10^{-12} F$ para un espesor de $T = 140$ nm y el capacitor hecho por el dieléctrico de Al_2O_3 que tiene una constante dieléctrica de $k = 9$, dio una capacitancia $C_{Al_2O_3} = 78.32 \times 10^{-12} F$ para un espesor de 30 nm.

Haciendo uso de la ecuación 2.3.8 se obtuvo una capacitancia total $C_{total} = 5.21 \times 10^{-12} F$.

En la figura 4.3.1 se muestra el resultado experimental de la capacitancia total del capacitor de 140 nm de perileno y 30 nm de Al_2O_3 (perileno- Al_2O_3). En la grafica se muestra que el capacitor de perileno- Al_2O_3 conserva una capacitancia aproximadamente

igual que la del capacitor de perileno con 150 nm de grosor. Por otro lado, en la figura 4.3.2 se muestra la corriente de fuga del capacitor de perileno- Al_2O_3 , después del depósito y remoción de la segunda capa de perileno (protección del semiconductor). La corriente de fuga del capacitor es notoriamente inferior a la de los capacitores de 150 nm y los de 300 nm de perileno.

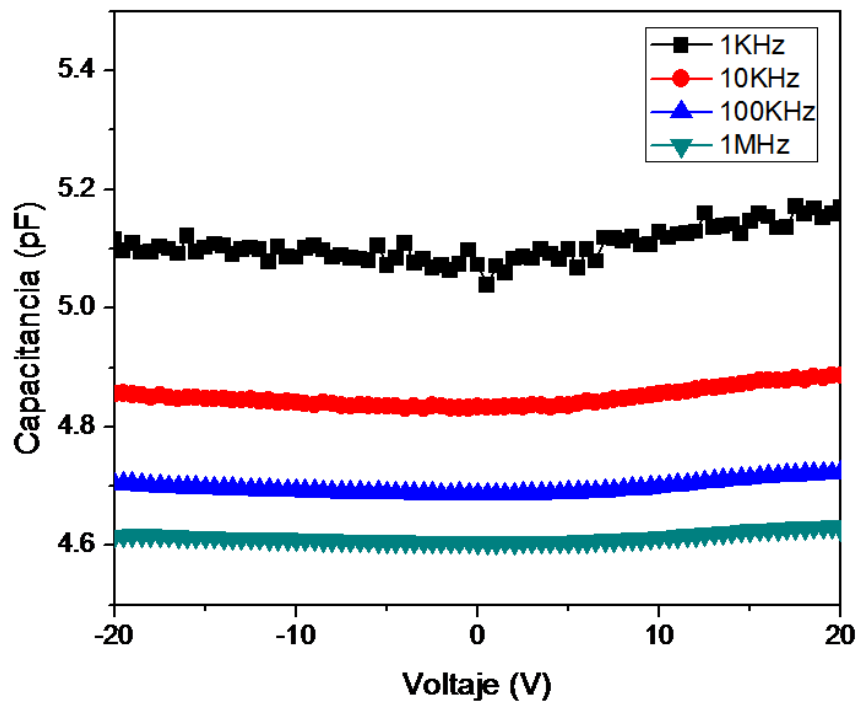


Figura 4.3.1. Capacitancia total del capacitor de perileno- Al_2O_3 .

El cambio de dieléctrico en los dispositivos también afectó el rendimiento de los OTFTs. En las figuras 4.2.5 (a) y (b) se muestra que el desempeño y movilidad del $\text{OTFT}_{\text{DRIVER}}$ y el $\text{OTFT}_{\text{SELECTION}}$ con dieléctricos de perileno- Al_2O_3 (respectivamente), también decrece. Sin embargo son capaces de proveer la corriente necesaria por el OLED, superior a $10 \mu\text{A}$. De la figura 4.2.6 (a) $\text{OTFT}_{\text{DRIVER}}$ y (b) $\text{OTFT}_{\text{SELECTION}}$, se obtiene el

voltaje de umbral de -2.5 V, una pendiente de la curva extrapolada de -9.5×10^{-5} y la movilidad de estos OTFTs la cual es de $3.5 \times 10^{-3} \text{cm}^2/\text{Vs}$.

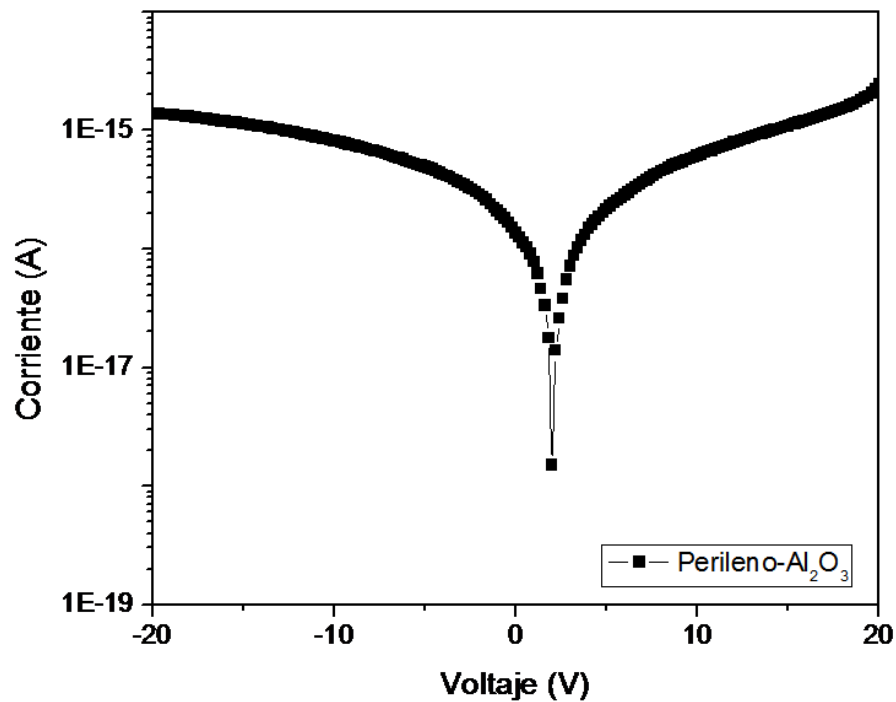


Figura 4.3.2. Corriente de fuga del capacitor de perileno-Al₂O₃ (140/30 nm).

Los capacitores de perileno-Al₂O₃ mostraron una reducción de corriente de fuga y una capacitancia aproximadamente igual a la deseada como fue en el caso del uso de 150 nm de perileno como dieléctrico. Por otro lado, el desempeño de los transistores fue afectado mostrando una menor movilidad. Sin embargo, a diferencia de los transistores que estaban hechos con 300 nm de perileno, los transistores de perileno-Al₂O₃ fueron capaces de suministrar la corriente demandada por el OLED del pixel.

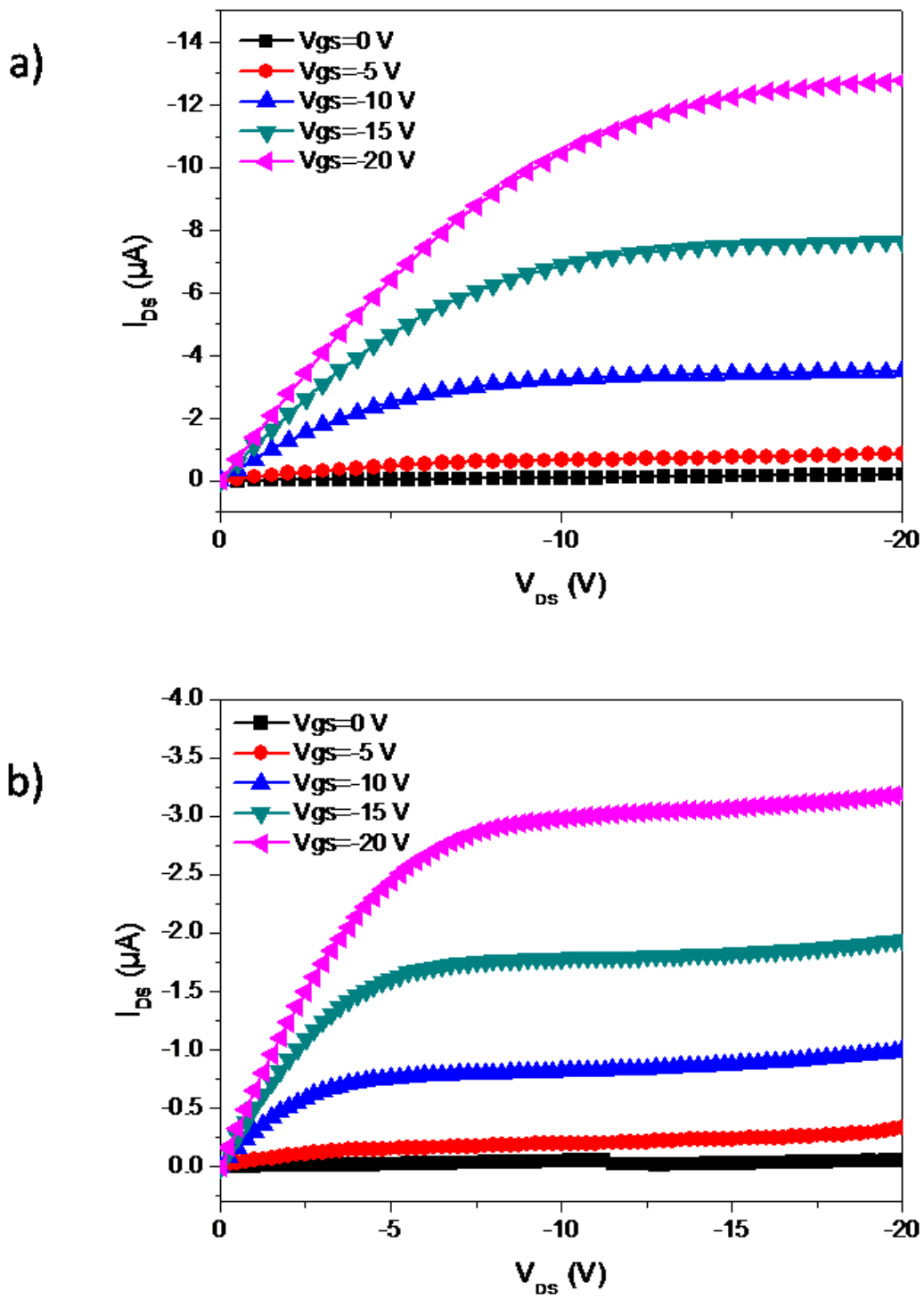


Figura 4.3.3. Familia de curvas I_{DS} - V_{DS} de (a) $OTFT_{DRIVER}$ y (b) $OTFT_{SELECTION}$ de los transistores con perileno- Al_2O_3 de dieléctrico de compuerta.

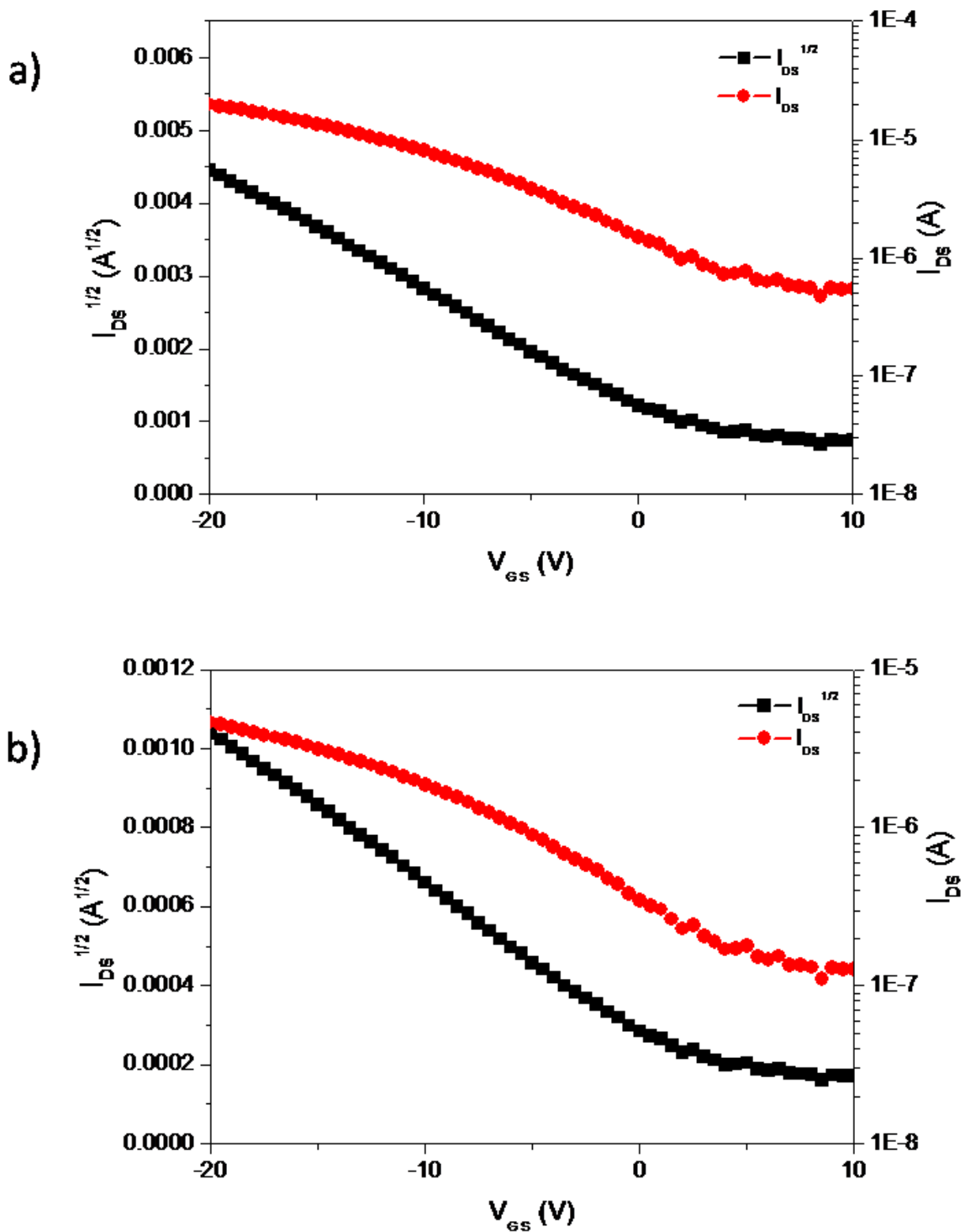


Figura 4.3.4. Curvas $I_{DS}^{1/2}$ - V_{GS} y I_{DS} - V_{GS} de (a) $OTFT_{DRIVER}$ y (b) $OTFT_{SELECTION}$ de los transistores con perileno- Al_2O_3 de dieléctrico de compuerta.

4.4 Pixel Activo Orgánico

En base a los resultados anteriores, se considero completar el proceso para nuestra matriz de pixeles con OLEDs que utiliza perileno- Al_2O_3 como dieléctrico, debido a que con este dieléctrico hibrido, el OTFT_{DRIVER} tiene la capacidad de proveer una corriente superior de $10 \mu\text{A}$. Además con este dieléctrico hibrido se obtuvo la capacitancia esperada y la reducción de corriente de fuga haciendo posible que el pixel activo orgánico funcione dentro del rango deseado.

En la figura 4.4.1, se muestra una imagen óptica del pixel activo después de todos los depósitos previos al OLED. En esta imagen se muestra como quedó la interconexión de cada pixel dentro de la matriz y algunas sobreposiciones de las capas como en el caso del capacitor.

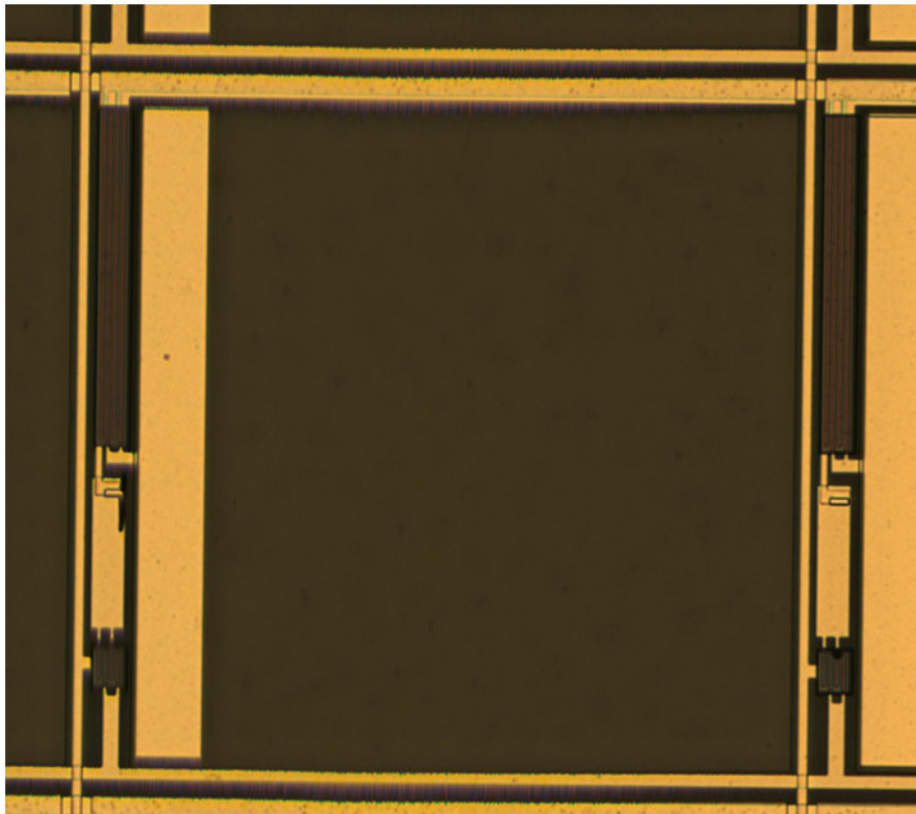


Figura 4.4.1. Imagen óptica del pixel activo terminado, previo al depósito del OLED.

En las figuras 4.4.2 (a) y (b) se muestra un acercamiento de los OTFT_{SELECTION} y OTFT_{DRIVER} (respectivamente) y en la figura 4.4.3 una de las esquinas de un pixel en donde también se muestra con más detalle la interconexión entre los pixeles.

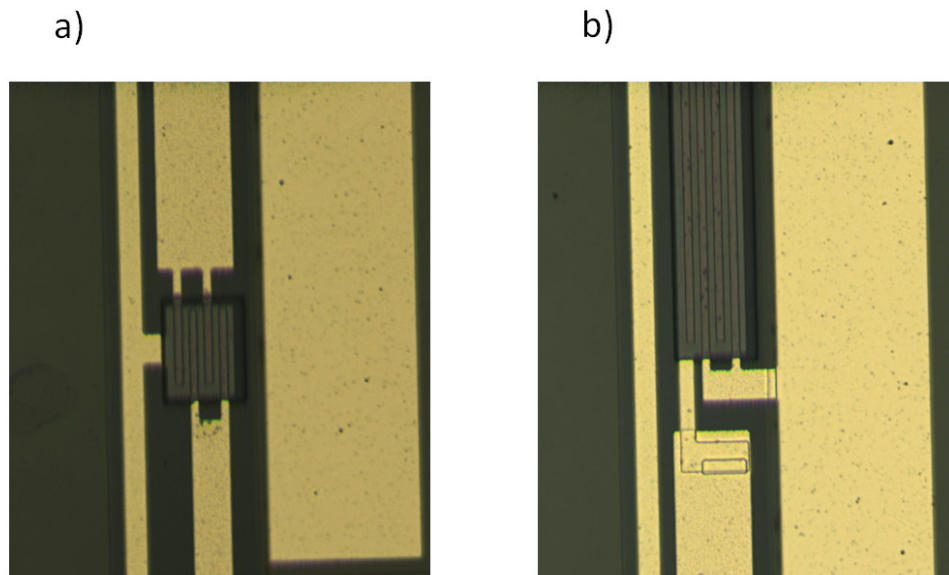


Figura 4.4.2. Imagen óptica de (a) OTFT_{SELECTION} (b) OTFT_{DRIVER}.

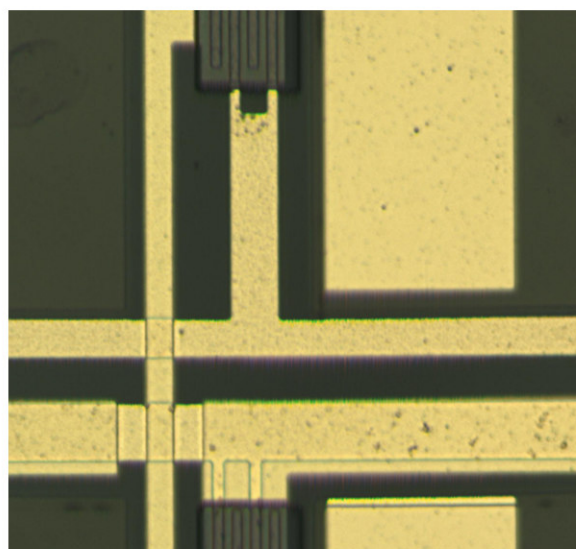


Figura 4.4.3. Imagen óptica de la interconexión de los pixeles.

En la figura 4.4.4 se muestra una imagen de una de las matrices hechas sobre sustrato de vidrio. De igual forma, en la figura 4.4.5 se muestra el diseño completo del sustrato sobre PEN. Ambas matrices de pixeles mostradas son previas al depósito del OLED.

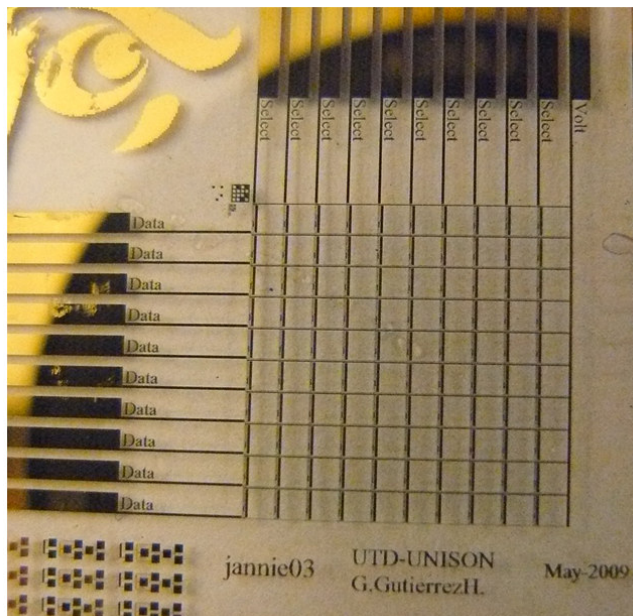


Figura 4.4.4. Pixel activo orgánico previo al depósito del OLED sobre sustrato de vidrio.

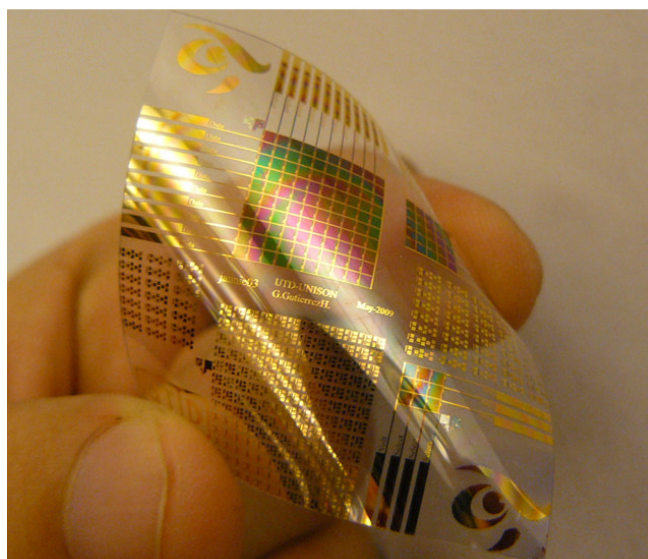


Figura 4.4.5. Pixel activo orgánico previo al depósito del OLED sobre sustrato de PEN.

Como forma cualitativa de probar el desempeño de nuestro circuito se realizó el depósito del material de los OLEDs y del cátodo común. En las Figuras 4.4.6 se muestra una imagen en donde un pixel se encuentra encendido, controlado por el circuito de la matriz desarrollada.

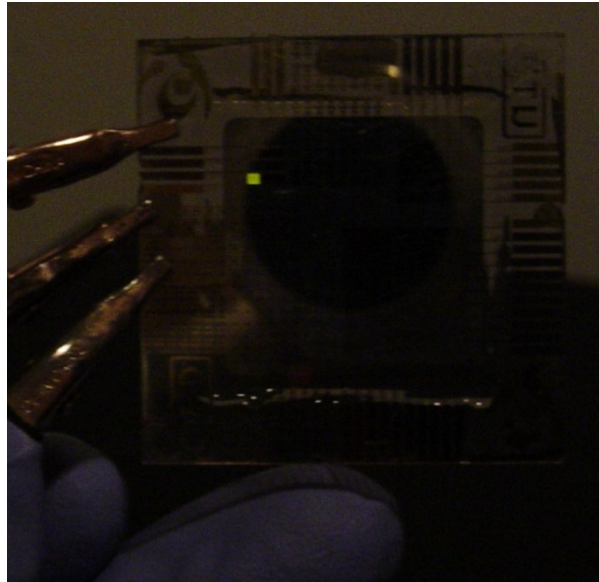


Figura 4.4.6. Imagen del encendido de un pixel a través de la matriz activa en la obscuridad.

Capítulo 5

Conclusiones

En este trabajo de tesis se presentó el diseño y desarrolló de pixeles activos orgánicos sobre substratos flexibles de PEN y de vidrio. Debido a la limitada reproducibilidad que presentan los transistores basados en pentaceno, para el desarrollo de los pixeles activos, se presentó un estudio a partir de la fabricación y caracterización eléctrica de OTFTs.

El diseño del pixel activo consideró, además de OTFTs de selección y manejo de corriente, un capacitor de carga. Para esto también se desarrolló y presentó un estudio del efecto de los dieléctricos perileno y perileno- Al_2O_3 en capacitores MIM. Este estudio fue de gran importancia debido a que el proceso de los dispositivos donde se empleaba solo perileno como dieléctrico propiciaba de manera significativa una alta corriente de fuga que afectaba el desempeño de los pixeles.

Una reducción de esta corriente de fuga pudo lograrse al aumentar el grosor de la capa de perileno de 150 nm a 300 nm, reduciendo las corrientes de fuga de aproximadamente 7×10^{-7} A hasta 4×10^{-12} A. Sin embargo, esta opción nos dio una capacitancia menor a la requerida la cual inicialmente fue de 5.4 pF a una capacitancia de aproximadamente 3.4 pF. El cambio del espesor de dieléctrico también y se vio reflejado en la reducción de la movilidad de los OTFTs desde 1×10^{-2} $\text{cm}^2/\text{V s}$ a 2×10^{-3} $\text{cm}^2/\text{V s}$.

La opción más adecuada que redujo la corriente de fuga fue el empleo de un dieléctrico híbrido (perileno- Al_2O_3). En este caso, la capacitancia total del dispositivo de almacenamiento de energía fue aproximadamente la requerida, siendo esta de 5.1 pF. La movilidad de los OTFTs con el dieléctrico híbrido también se redujo a 3.5×10^{-3} $\text{cm}^2/\text{V s}$.

Aunque la reducción de la movilidad afecta la función de conmutación de los transistores, el circuito resultante para una matriz de 10×10 OLEDs presentó un buen

desempeño eléctrico. El pixel activo desarrollado es capaz de proveer una corriente superior a $10 \mu\text{A}$ para un OLED de 1mm^2 que ilumina con 200Cd/m^2 .

Como trabajo futuro se requiere realizar mayores estudios sobre la respuesta en frecuencia de los pixeles y la modelación de los dispositivos orgánicos con el propósito de optimizar la fabricación de este sistema.

Apéndice A

Diseño del Pixel Activo

El diseño del pixel activo se realizó por medio de un software de diseño electrónico llamado L-Edit y posteriormente las capas (layers) del diseño fueron impresas en una impresora de máscaras de vidrio.

El pixel activo fue diseñado de manera que utilizara un área 1.21 mm^2 con un área activa o área de iluminación utilizada como ánodo del OLED de 1 mm^2 . La primera capa del diseño del pixel define el área del ánodo del OLED como se muestra en la figura A.1.

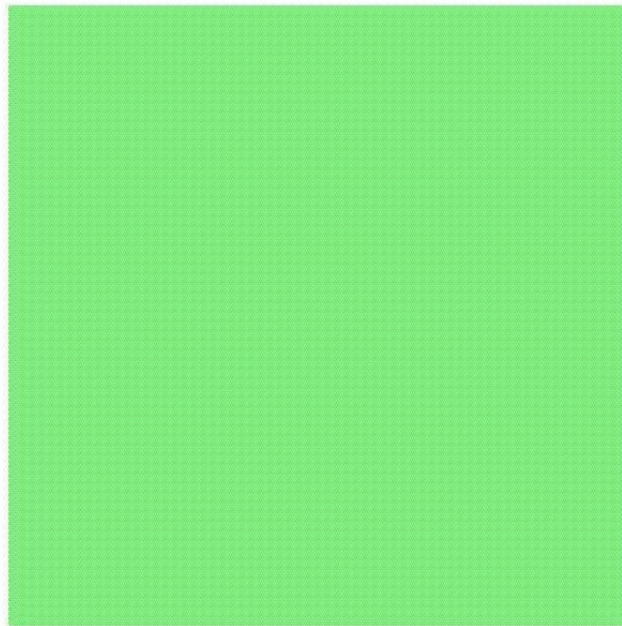


Figura A.1. Área del ánodo del OLED (diseño).

Para obtener una buena definición de las líneas de alimentación y control que son del orden de 5 a $10 \mu\text{m}$ de ancho, en el diseño se utilizó otra máscara para depositar la primera capa conductora del pixel activo. En la figura A.2, se muestra la definición del área

de las compuertas de los transistores, la placa inferior del capacitor alrededor del OLED y la línea selección por donde se activara el $OTFT_{SELECTION}$ para la selección del manejo del pixel. El área de la compuerta del $OTFT_{DRIVER}$ y la placa inferior del capacitor están unidas debido a que estos están en contacto tal y como se muestra en la figura 3.1.

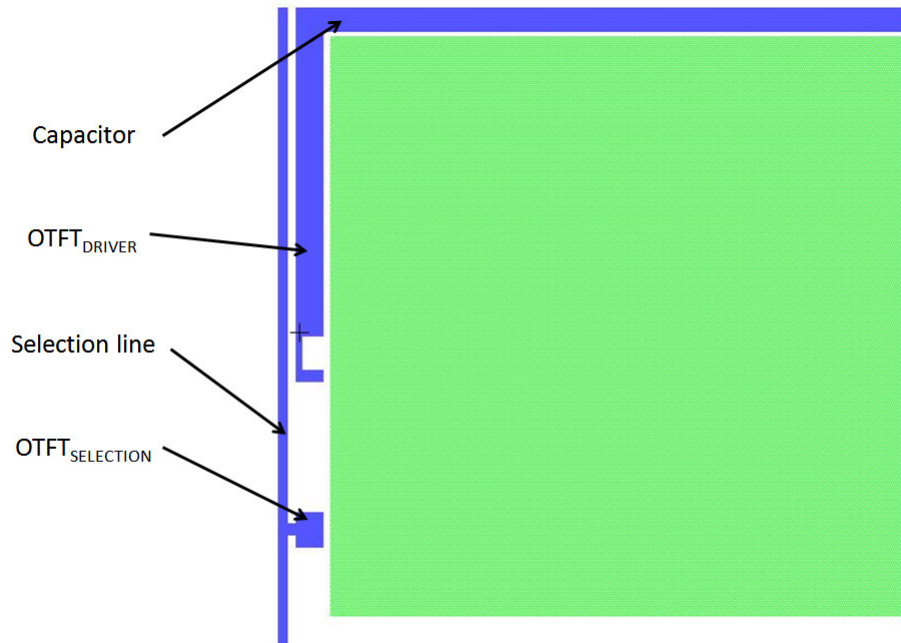


Figura A.2. Contacto inferior (diseño). Placa inferior del Capacitor, Compuerta del $OTFT_{DRIVER}$ y $OTFT_{SELECTION}$; y Línea de Selección.

La tercera capa del diseño es inversa, esto quiere decir que el área marcada o definida en la estructura será el área removida. La figura A.3, muestra el área donde el dieléctrico será removido del píxel para poder hacer contacto con las compuertas de los $OTFT_{DRIVER}$ para una futura conexión con la fuente del $OTFT_{SELECTION}$. Además el dieléctrico en el área del OLED es descubierto para el posterior depósito de las películas del OLED.

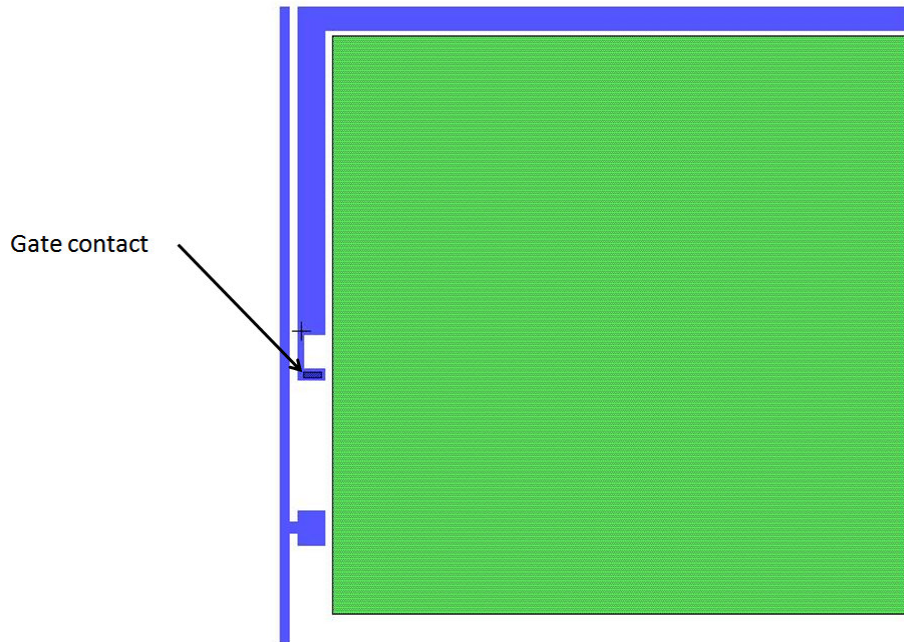


Figura A.3. Contacto de compuerta del OTFT_{DRIVER} (diseño). Máscara invertida.

En la cuarta capa se muestra la figura A.4 donde se definen las áreas de los contactos S-D de los transistores, la línea de datos que está conectada al drenador del OTFT_{SELECTION}, la línea que suministra la corriente del pixel y la placa superior del capacitor. La línea de corriente, además de proveer la corriente al pixel, también cumple la función de placa superior del capacitor dado el efecto capacitivo que ejerce debido a la superposición de las placas. Como se muestra en la figura 3.1 la línea de corriente está conectada al capacitor mientras que en el otro extremo del capacitor está conectado a la compuerta del OTFT_{DRIVER}. También en esta máscara, se hace una conexión del fuente del OTFT_{DRIVER} ánodo del OLED

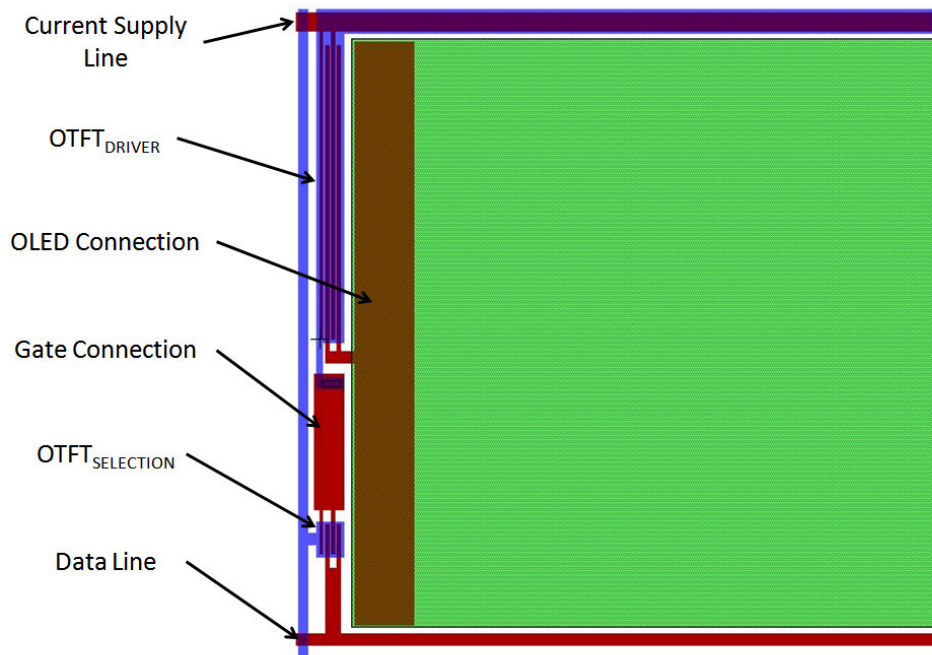


Figura A.4. Contacto superior (diseño). Líneas de fuente de corriente y de datos, S-D de los OTFTs.

La sexta capa del diseño, se crece el semiconductor de los transistores como se muestra en la figura A.5 terminando los dispositivos eléctricos del pixel previos al OLED.

Por último, una última capa previa al OLED en donde se encapsulan todos los dispositivos dejando solo el área del ánodo del OLED al descubierto para su encapsulación, como se muestra en la figura A.6. En esta figura también se muestra la manera en la que el pixel al ser reproducido en el diseño utiliza las líneas de corriente, datos y selección; para conectar todos los pixeles dentro de la matriz.

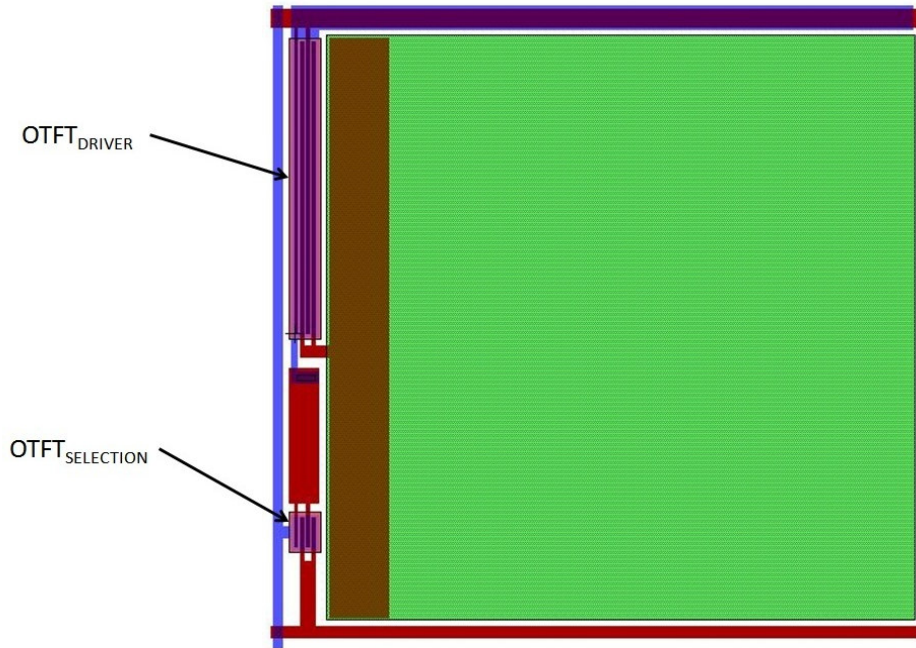


Figura A.5. Semiconductor de los OTFTs (diseño).

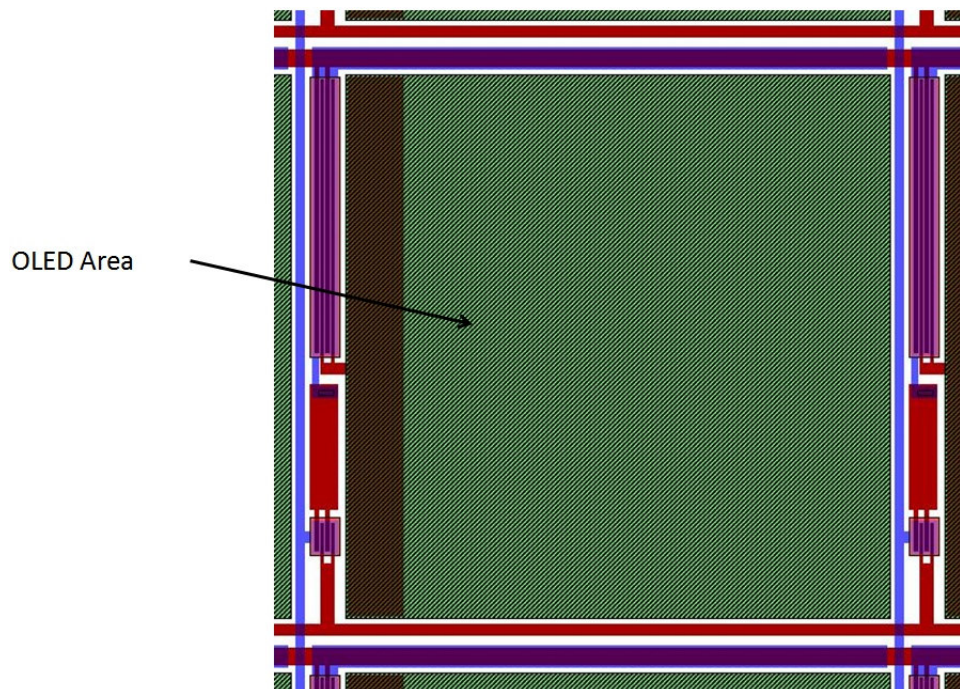


Figura A.6. Encapsulación de los dispositivos (diseño). Máscara invertida.

En la figura A.7 se muestra el diseño completo utilizado en un sustrato. En este diseño se tienen tres matrices de pixeles activos, de 10x10, 5x5 y 3x3. Además se tienen dispositivos por separados como transistores con las dos dimensiones utilizadas ($OTFT_{DRIVER}$ y $OTFT_{SELECTION}$), capacitores y circuitos del pixel activo de pruebas.

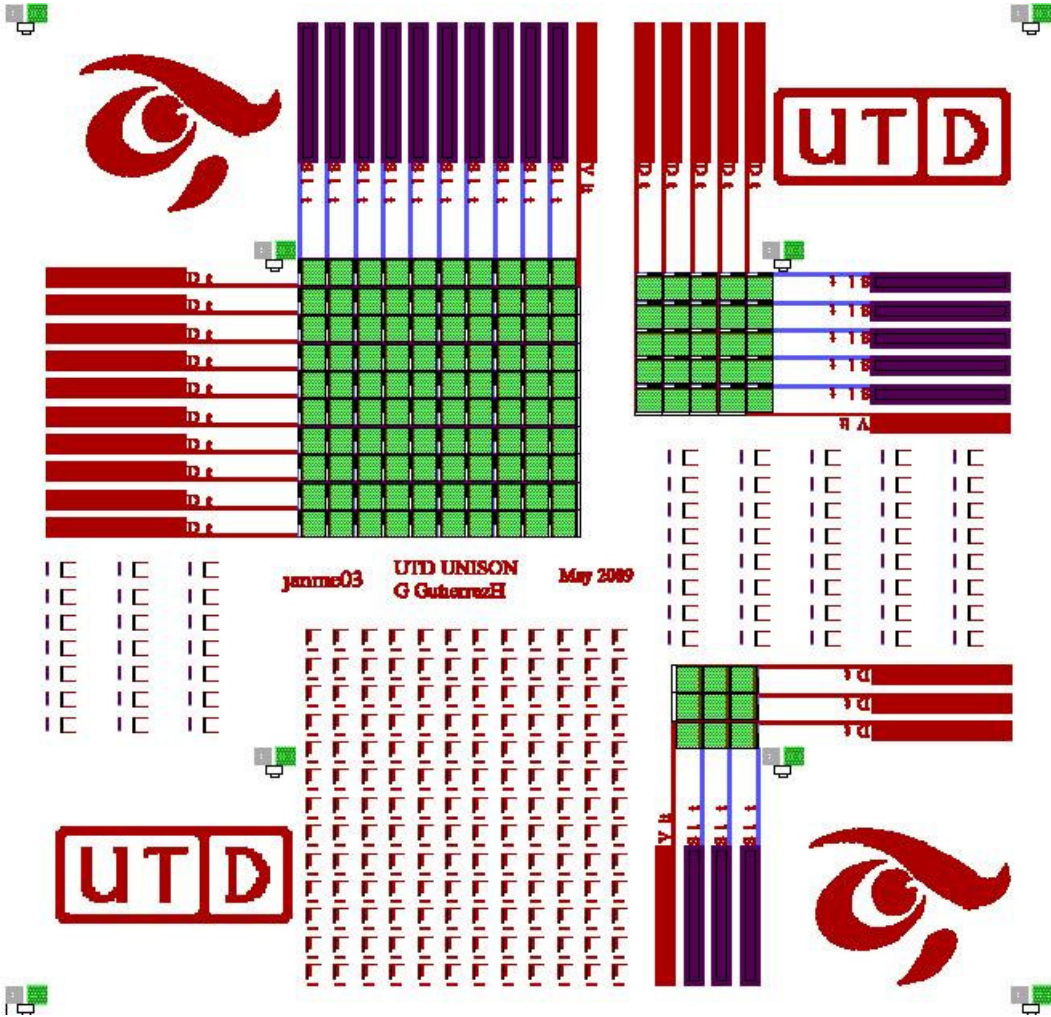


Figura A.7. Diseño completo de las máscaras de la matriz de pixeles activos.

Apéndice B

Desarrollo del Pixel Activo Orgánico

Para el desarrollo de este trabajo se utilizaron substratos de PEN o vidrio con ITO previamente depositado. Para la preparación de los substratos, estos fueron lavados con acetona y dentro de una maquina de ultrasonido para remover cualquier basura que pudieran tener los substratos. Después del baño en acetona, un baño de IPA para remover cualquier residuo de la acetona, también dentro de un proceso de ultrasonido. Este procedimiento se repetía de igual forma con un baño de agua destilada para remover el IPA. Los substratos eran secados y calentados por medio de un plato caliente a 80 °C por 10 min para remover cualquier residuo de agua.

Una vez limpio el substrato, por medio de un espiner, se le depositaba una capa (de alrededor de 1-1.5 μm) de fotoresina S1816, posteriormente se calentaba el substrato (el calentamiento del substrato siempre es a 80 °C por 10 min) para endurecer la película de fotoresina. Utilizando las máscaras diseñadas que se mostraron en el apéndice A, se utilizó la primera de estas que forma el área del ánodo del OLED para cubrir el substrato y se expuso luz ultravioleta. La fotoresina que no se endureció por el proceso de la luz ultravioleta fue removida con un solvente llamado MF-319 dejando cubierto solo los patrones o áreas del ánodo del OLED cubiertos con fotoresina tal y como se muestra en la figura B.1 (a). A continuación el substrato se sumergió en ácido fluorhídrico (HF) por 10 minutos, removiendo el ITO de las áreas desprotegidas como se muestra en la figura B.1 (b). Después de esta remoción, para remover la capa de fotoresina se hizo un lavado al substrato con acetona, IPA y agua con ultrasonido y un calentamiento del substrato. El resultado se muestra en la figura B.1 (c).

Se depositó una capa de 10 nm de cromo seguido de 100 nm de oro sobre el substrato por medio de una cámara de rayo de electrones (E-Beam), como se muestra en la figura B.2 (a). De igual se le aplica una capa de fotoresina, se calienta el substrato y se expone a la luz ultravioleta esta vez utilizando la segunda máscara del diseño, la cual forma las primeras vías y compuertas de los transistores. Seguido de la remoción de la fotoresina

no endurecida con MF-319 obteniendo un patrón como se muestra en la figura B.2 (b). Se remueve las áreas de los metales no cubiertas con ácidos de remoción de oro seguido de ácido de remoción de cromo dejando un patrón en el sustrato como se muestra en la figura B.2 (c), después de la remoción de la fotoresina por medio de un lavado con acetona, IPA y agua utilizando ultrasonido, seguido de un calentamiento del sustrato.

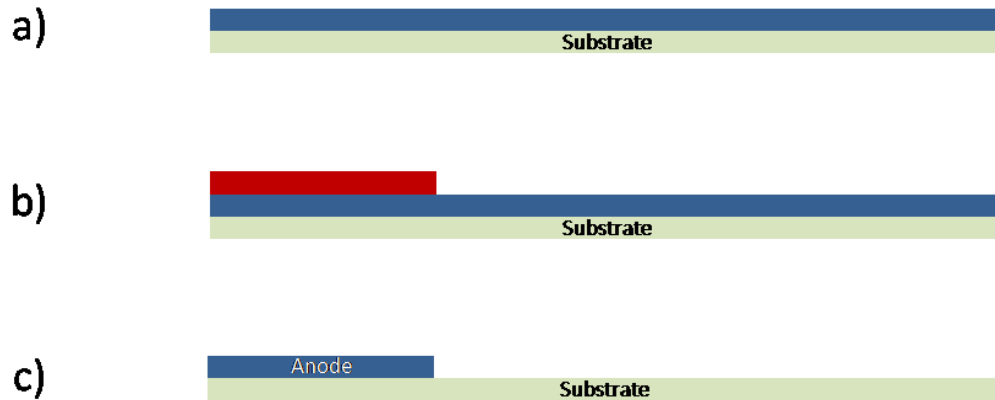


Figura B.1. Ánodo del OLED.

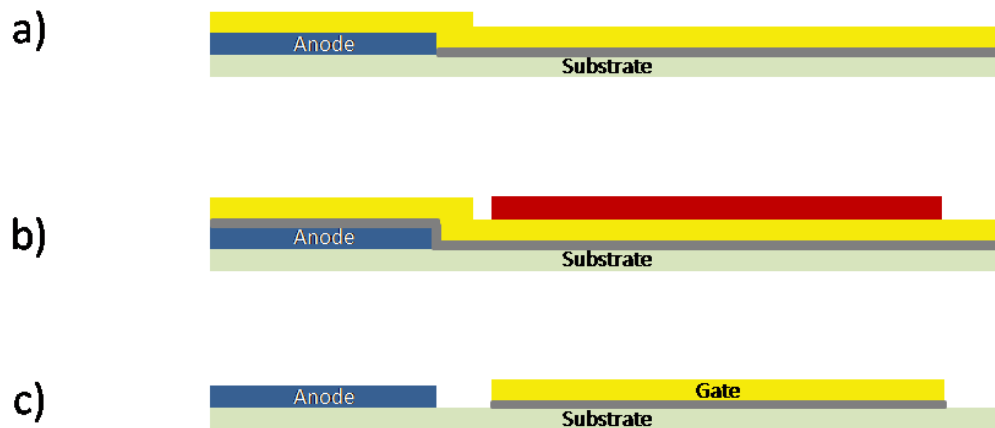


Figura B.2. Compuerta de los transistores.

Una capa de 30 nm de Al_2O_3 se deposita sobre los substratos por medio de un ALD (No en todos los casos fue depositada esta capa solo en los que se marca en el trabajo). Posterior a esta capa de dieléctrico, se deposita 140 o 150 nm de perileno (si se utilizo una capa de Al_2O_3 se utilizan 140 nm, de otra forma 150nm) por medio de un CVD (Chemical Vapor Deposition) el cual utiliza el proceso pirolisis para el depósito. El substrato después del depósito de los dieléctricos se muestra en la figura B.3 (a). Una vez depositado el dieléctrico se llevo a cabo el proceso de depósito de película de fotoresina y calentamiento del substrato, seguido de una exposición de luz ultravioleta utilizando la tercera máscara del diseño y remoción de la fotoresina en las áreas no deseadas, el patrón marcado por la fotoresina se muestra en la figura B.3 (b). La remoción del perileno se realizo por medio de RIE y en el caso de uso de Al_2O_3 este se removió con el uso de HF. En la figura B.3 (c) se muestra el substrato después de la remoción de la fotoresina por medio de acetona, IPA y agua sin el uso del ultrasonido (desde este punto del desarrollo no se usa mas el ultrasonido) debido a que este puede dañar la película de perileno; por ultimo un calentamiento del substrato.

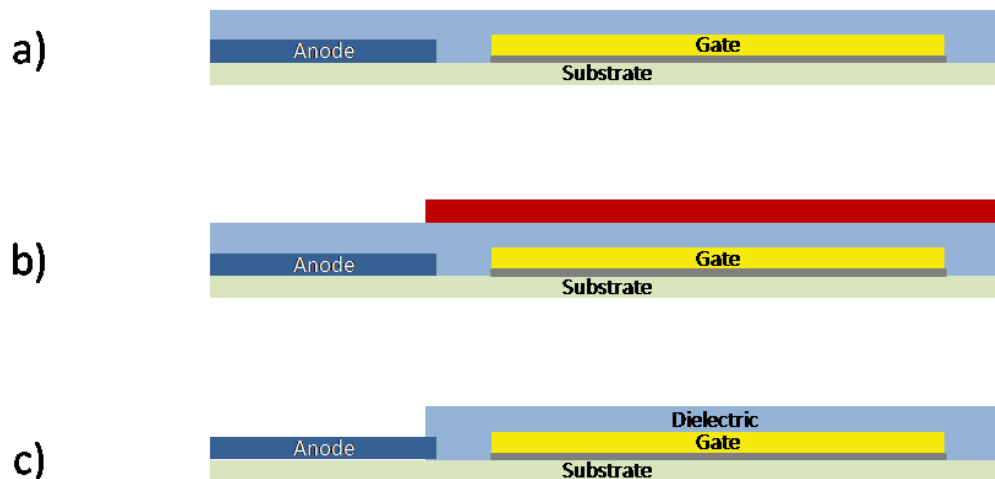


Figura B.3. Dieléctrico de los transistores y capacitores del pixel activo.

Se depositaron 100 nm de oro por medio de un E-Beam como se muestra en la figura B.4 (a), seguido de un depósito de fotoresina, calentamiento, exposición de luz

ultravioleta (utilizando la cuarta máscara del diseño) y remoción de fotoresina del sustrato dejando una estructura protegida como se muestra en la figura B.4 (b). El oro fue removido de igual forma por medio un ácido de remoción de oro, después de una limpieza (acetona, IPA y agua) y calentamiento del sustrato se tiene una estructura como se muestra en la figura B.4 (c).

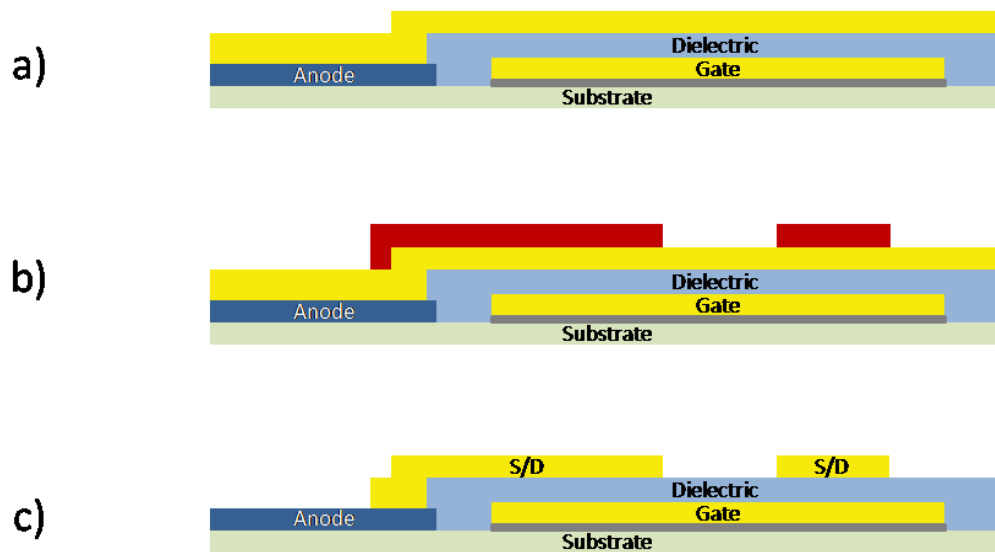


Figura B.4. S-D de los transistores.

Haciendo uso de un evaporador térmico, se depositan 150 nm de pentaceno sobre el sustrato seguido de una capa de 150 nm de perileno (esta última capa solo es para proteger el pentaceno) obteniendo una estructura como se muestra en la figura B.5 (a). Se repite el proceso de fotoresina, calentamiento, exposición a luz UV, remoción de fotoresina dejando una estructura como se muestra en la figura B.5 (b). El perileno se remueve por medio de RIE y el pentaceno desprotegido es también removido por el RIE. La limpieza después de este punto no se puede hacer debido a que la acetona degrada el pentaceno, pero después del uso del RIE se remueve la fotoresina como se muestra en la figura B.5 (c). Esto se debe a que el perileno se remueve proporcionalmente a la fotoresina.

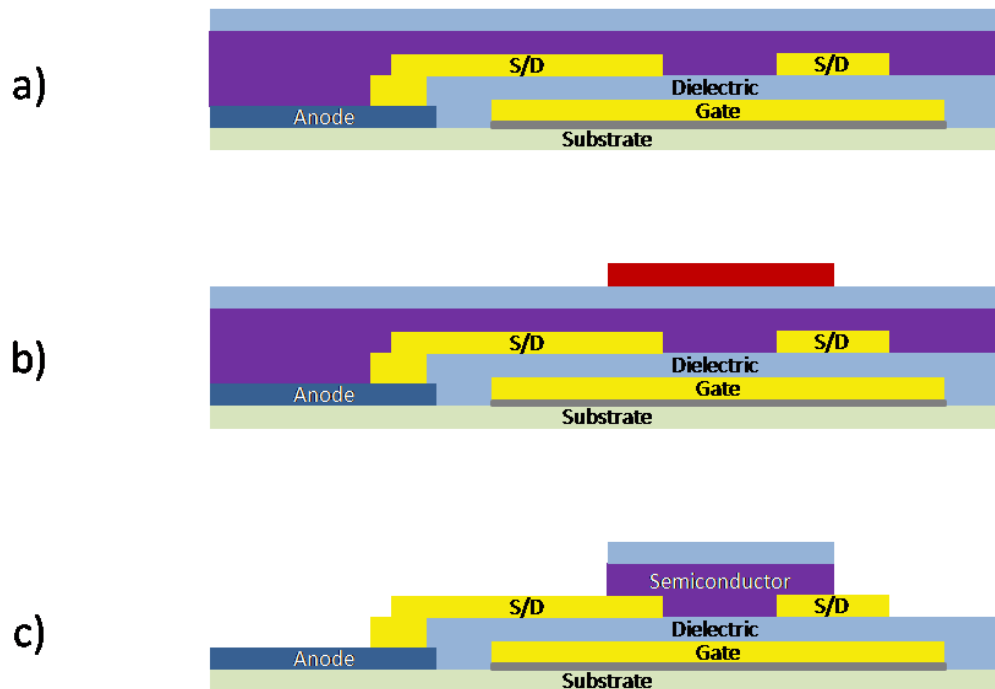


Figura B.5. Semiconductor de los transistores.

Por último, se deposita una capa de perileno para encapsular todos los dispositivos de 300 nm como se muestra en la figura B.6 (a). Se deposita fotoresina, se calienta, se expone a luz UV haciendo uso de la última máscara del diseño y se remueve la fotoresina dejando una estructura como se muestra en la figura B.6 (b). El perileno al igual que la fotoresina se remueve por medio del RIE. En la figura B.6 (c), se muestra la estructura completa del pixel activo orgánico previo a los depósitos de las películas del OLED.

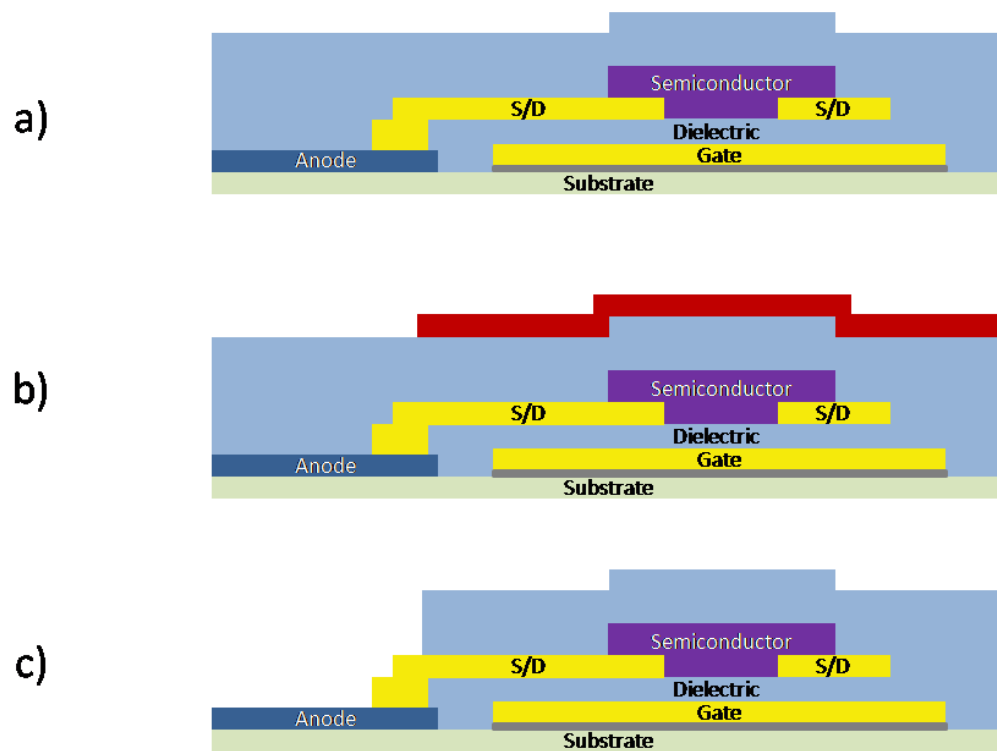


Figura B.6. Encapsulado del pixel activo.

Apéndice C

Técnicas de Depósito de Películas Delgadas

En esta sección se explica un poco la manera del funcionamiento de las máquinas de depósito de películas delgadas utilizadas en este trabajo.

Se utilizó una evaporadora de rayo de electrones para los depósitos de cromo y oro a una presión de 5×10^{-6} Torr. La evaporadora consiste en una cámara de vacío conectada a una bomba mecánica de vacío y otra de alto vacío, que utiliza un rayo de electrones para evaporar los materiales a depositar. También cuenta con una fuente de potencia externa de corriente para alimentar al rayo de electrones. Una vez colocados los sustratos dentro de la cámara y alcanzado el vacío deseado, el rayo de electrones se incide sobre el material a depositar y la potencia de este se incrementaba hasta alcanzar una razón de depósito de 1 Å/s.

El depósito del perileno se hace por medio de una herramienta de depósito de CVD a una presión de 5-10 mTorr a una temperatura ambiente en la cámara contenedora del sustrato. El perileno en forma de dimer es cargado dentro de la cámara de vaporización la cual se encuentra a 175° C aproximadamente por un tiempo determinado hasta que este se evapora. El perileno en forma de gas atraviesa una cámara de pirolisis que se encuentra a aproximadamente 690° C en donde los dimer se rompen en monómeros de perileno. Por último el vapor entra a la cámara donde se encuentra el sustrato a temperatura ambiente polimerizando en largas cadenas de perileno. En la figura C.1 se muestra el proceso de la herramienta de depósito de perileno.

El depósito por medio de un ALD comúnmente utiliza dos químicos llamados precursores los cuales reaccionan con la superficie uno-por-uno de manera secuencial. La técnica de depósito ALD es similar a la de CVD, con la excepción de que las reacciones de ALD son separadas por dos medias reacciones manteniendo los materiales precursores separados mientras ocurre la reacción. En este trabajo se utilizó una cámara para el depósito de Al_2O_3 por medio de ALD, la cual utiliza los materiales de agua y aluminio. Los sustratos dentro de la cámara se encuentran a una temperatura de 100 °C y a una presión de 300 mTorr. El sistema funciona por medio de una cámara la cual tiene conectada

precursores y la inyección de estos materiales sigue una rutina la cual alterna los diferentes materiales depositados con pausa para que la reacción se lleve a cabo. De esta manera se empiezan a crecer la capa de Al_2O_3 por medio del depósito de Al y la oxidación de este.

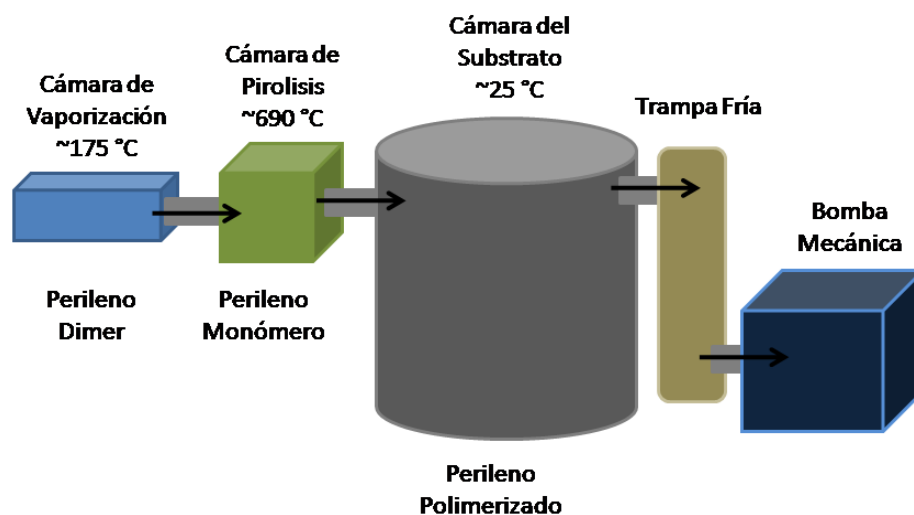


Figura C.1. Proceso de la herramienta de depósito de perileno.

Se utilizó una evaporadora térmica para depositar el pentaceno a una presión de 3×10^{-7} Torr. Al igual que la evaporadora de rayo de electrones, la evaporadora térmica cuenta con dos bombas: una mecánica y una de alto vacío. El sistema cuenta con su propia fuente de alimentación que provee corriente a los electrodos dentro de la cámara de vacío, que calientan la base donde se coloca el material. Cuando la cámara alcanza el vacío deseado, los electrodos comienzan a calentar la base del material hasta que este se empieza a evaporar hasta alcanzar una razón de depósito de 1 \AA/s .

Otro instrumento utilizado para la remoción de películas delgadas en este trabajo fue la remoción por iones-reactivos (RIE). Este instrumento fue utilizado para remover perileno, pentaceno y la fotoresina. La máquina consistía en una cámara de vacío conectada a una bomba de vacío mecánica, una fuente de oxígeno y una fuente de voltaje. Al colocar los substratos dentro de la cámara, se hace vacío hasta alcanzar 100 mTorr. Después se oxigena la cámara y se enciende la fuente a 100 Volts. Esto genera una reacción de iones que remueve las películas mencionadas a una razón de 100 nm/min.

Presentaciones y Trabajos

Este trabajo de tesis fue presentado en:

- El *XVIII International Material Research Congress* (Cancun, Qroo, Mexico), como presentación en la sesión oral del *Symposium 13: Advances in Semiconducting Materials* y se presento el día 18 de Agosto de 2009. El trabajo se titulo “*Flexible Organic Active Matrix Circuit Fabricated Using Novel Organic Thin Film Transistor and Phosphorescent Organic Light Emitting Diode*”.
- El *Sixth International Topic Meeting on Nanostructure Materials and Nanotechnology* (San Carlos, Son, Mexico), en la sesión de posters y se presento el día 17 de Septiembre de 2009. El trabajo se titulo “*Flexible Active Matrix Circuit Using Organic Thin Film Transistor to Drive Display Devices*”.
-

Este trabajo de tesis fue enviado para ser considerardo a publicación a las revistas:

- *Material Science & Engineering B*, con el título “*Flexible Organic Active Matrix Circuit Fabricated Using Novel Organic Thin Film Transistor and Phosphorescent Organic Light Emitting Diode*”.
- Revista Mexicana de Física (RMF), con el título “*Integration and Electrical Characterization of Organic Thin Film Transistor for Active Matrix Displays*”.

Referencias Bibliográficas

- [1] Z. Li, H. Meng, *Organic Light-Emitting Materials and Devices*, CRC Press, 2007.
- [2] Z. Bao, J. Locklin, *Organic Field-Effect Transistors*, CRC Press, 2007.
- [3] G. H. Gelinck, H. E. A. Huitema, E. van Veenendaal, E. Cantatore, L. Schrijnemakers, J. B. P. H. van der Putten, T. C. T. Geuns, M. Beenhakkers, J. B. Giesbers, B. H. Huisman, E. J. Meijer, E. M. Benito, F. J. Touwslager, A. W. Marsman, B. J. E. van Rens, and D. M. de Leeuw, *Nat. Mat.* 3, 106 (2004).
- [4] Y. J. Zhang, J. R. Petta, S. Ambily, Y. L. Shen, D. C. Ralph, and G. G. Malliaras, *Adv. Mat.* 15, 1632 (2003)41
- [5] R. C. Haddon, X. Chi, M. E. Itkis, J. E. Anthony, D. L. Eaton, T. Siegrist, C. C. Mattheus, and T. T. M. Palstra, *J. Phys. Chem. B* 106, 8288 (2002)
- [6] R. Silbey, J. Jortner, S. A. Rice, and M. T. Vala, Jr., *J. Chem. Phys.* 42, 733 (1965)
- [7] G. Brocks, J. van den Brink, and A. F. Morpurgo, *Phys. Rev. Lett.* 93, 146405 (2004)
- [8] A. Troisi, and G. Orlandi, *Phys. Rev. Lett.* 96, 086601 (2006)
- [9] D. V. Lang, X. Chi, T. Siegrist, A. M. Sergent, and A. P. Ramirez, *Phys. Rev. Lett.* 93, 086802 (2004)
- [10] L. L. Chua, J. Zaumseil, J. F. Chang, E. C. W. Ou, P. K. H. Ho, H. Sirringhaus, and R. H. Friend, *Nature* 434, 194 (2005)
- [11] E. J. Meijer, D. M. de Leeuw, S. Setayesh, E. van Veenendaal, B. H. Huisman, P. W. M. Blom, J. C. Hummelen, U. Scherf, and T. M. Klapwijk, *Nat. Mat.* 2, 678 (2003)
- [12] R. J. Kline, M. D. McGehee, E. N. Kadnikova, J. S. Liu, and J. M. J. Frechet, *Adv. Mat.* 15, 1519 (2003)

- [13] V. C. Sundar, J. Zaumseil, V. Podzorov, E. Menard, R. L. Willett, T. Someya, M. E. Gershenson, and J. A. Rogers, *Science* 303, 1644 (2004)
- [14] J. M. Shaw, and P. F. Seidler, *IBM J. Res.& Dev.* 45, 3 (2001)
- [15] C. Kagan, P. Andry, *Thin-Film Transistors*, Marcel Dekker, Inc, 2003.
- [16] J. Puigdollers, C. Voz, A. Orpella, R. Quidant, I. Martin, M. Vetter, R. Alcubilla, *Organic Electronics*, Vol. 5, 67-71, 2004.
- [17] J. Jakabovic, J. Kovac, R. Srnanek, J. Kovac jr., M. Sokolsky, D. Hasko, *Advanced Semiconductor Devices and Microsystems*, Oct 2008.
- [18] S. M. Sze, *Physics Of Semiconductor Devices*, John Wiley and Sons, Inc, 1981.
- [19] S. M. Sze, K. K. Ng, John Wiley and Sons, Inc, 2007.
- [20] J. Kalinowski, *Organic Light-Emitting Diodes*, Marcel Dekker, Inc, 2005.
- [21] U. Bhansali, H. Jia, M. A. Quevedo-Lopez, B. E. Gnade, W. Chen, M. A. Omary, *Applied Physics Letters* 94, 203501, 2009.
- [22] S. Gowrisanker, M. A. Quevedo-López, H. N. Alshareef, B. E. Gnade, S. Venugopal, R. Krishna, K. Kaftanoglu, D. R. Allee, *Organic Electronics* 10, 1217-1222, 2009.
- [23] P. Liu, L. Chu, *Journal of Display Technology*, Vol. 5, No. 6, June, 2009.
- [24] C. Chu, C. Chen, S. Li, E. H. Wu, Y. Yang, *Applied Physics Letters* 86, 253503, 2005.
- [25] K. Tsukagoshi, J. Tanabe, I. Yagi, K. Shigeto, K. Yanagisawa, Y. Aoyagi, *Journal of Applied Physics* 99, 064506, 2006.
- [26] S. H. Kim, H. Y. Choi, J. Jang, *Applied Physics Letter*, Vol. 85, No. 19, 2004.
- [27] C. R. Kagan, A. Afzali, T. O. Graham, *Applied Physics Letter* 86, 193505, 2005.

- [28] J. Choi, D. K. Hwang, J. M. Hwang, J. H. Kim, S. Im, *Applied Physics Letters* 90, 113515, 2007.
- [29] S. Goettling, B. Diehm, N. Fruehauf, *Journal of Display Technology*, Vol. 4, No. 3, 2008.
- [30] L. Zhou, A. Wanga, S. Wu, J. Sun, *Applied Physics Letters* 88, 083502, 2006.
- [31] C. Yang, T. Cho, Y. Chen, C. Yang, C. Meng, C. Yang, P. Yang, H. Chang, C. Hsueh, C. Wu, S. Lee, *Applied Physics Letters* 90, 233512, 2007.
- [32] M. Mizukami, H. Hirohata, T. Iseki, K. Ohtawara, T. Tada, S. Yagyū, T. Abe, T. Suzuki, Y. Fujisaki, Y. Inoue, T. Kurita, *IEEE Electron Device Letters*, Vol. 27, No. 4, 2006.
- [33] P. Mach, S. J. Rodriguez, R. Nortrup, P. Wiltius, R. A. Rogers, *Applied Physics Letters*, Vol. 78, No. 23, 2001.
- [34] C. D. Sheraw, L. Zhou, J. R. Huang, D. J. Gundlach, T. N. Jackson, J. Frankel, J. West, *Applied Physics Letters*, Vol. 80, No. 3, 2002.
- [35] T. Sekitani, H. Nakajima, H. Maeda, T. Fukushima, T. Aida, K. Hata, T. Someya, *Nature Materials*, Vol. 8, 494-499, 2009.
- [36] R. J. Baker, *CMOS*, John Wiley and Sons, Inc, 2008.
- [37] N. Koch, A. Kahn, J. Ghijsen, J.-J. Pireaux, J. Schwartz, R. L. Johnson, A. Elschner, *Applied Physics Letters*, Vol. 82, No. 1, 2003.
- [38] J. C. Riviere, *Applied Physics Letters*, Vol. 8, No. 7, 1966.